



دانشگاه تهران - دانشکده‌ی فنی
دانشکده‌ی مهندسی برق و کامپیوتر

آزمون میان‌ترم درس معماری کامپیوتر

نیم‌سال اول سال تحصیلی ۹۶-۹۷

مدرس : سعید صفری

تاریخ آزمون : ۲۰ آبان ۱۳۹۶

مدت زمان آزمون : ۸۰ دقیقه

نام و نام خانوادگی:

شماره‌ی دانشجویی:

دانشجویان گرامی پیش از پاسخ‌گویی به پرسش‌ها، به نکات زیر توجه کنید :

- پاسخ‌ها را به‌صورت مرتب، خوش خط و خوانا بنویسید.

- از دادن پاسخ‌های غیرضروری بپرهیزید.

- زمان آزمون غیرقابل تمدید است.

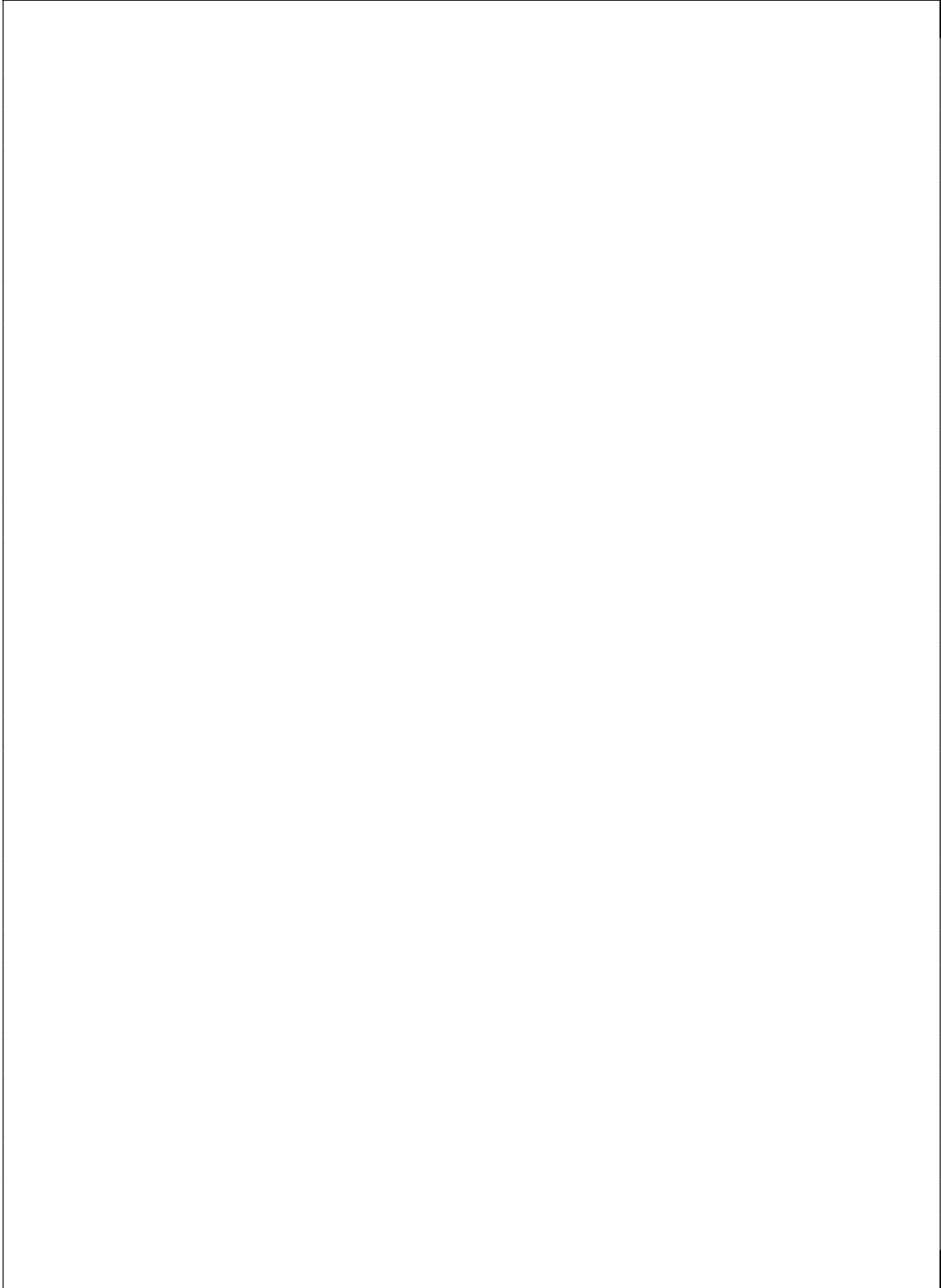
پرسش ۱	/۲۰
پرسش ۲	/۲۰
پرسش ۳	/۲۰
پرسش ۴	/۴۰
جمع نمرات	/۱۰۰

پرسش ۱: [محاسبات کامپیوتری، زمان تقریبی پاسخگویی ۲۰ دقیقه]

عبارت $z = a - 3b + 5c$ را در نظر بگیرید. با فرض این که مقادیر متغیرهای a ، b و c بین ۴- و ۳ باشند، به پرسش‌های زیر پاسخ دهید.

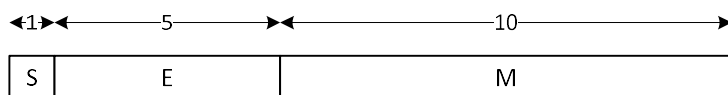
الف- تعداد بیت لازم برای نمایش اعداد در این سیستم چقدر است؟

ب- این سیستم را با استفاده از جمع‌کننده‌های 4-Bit CPA پیاده‌سازی کنید و تاخیر پیاده‌سازی خود را به دست آورید.



پرسش ۲: نمایش ممیز شناور، زمان تقریبی پاسخگویی ۱۵ دقیقه]

سیستم نمایش ممیز شناور زیر را در نظر بگیرید:



فرض کنید در این سیستم نمایش اعداد ممیز شناور به صورت نرمال هستند و برای نمایش مانتیس از روش نمایش صریح ۱ استفاده شده است. هم‌چنین فرض کنید نمایش توان متقارن است.

الف - کوچک‌ترین و بزرگ‌ترین عدد مثبت نرمال قابل نمایش در این سیستم را نشان داده و مقدار عددی هر یک را به دست آورید.

ب- دقت نمایش در این سیستم چقدر است؟

ج- نمایش عدد -21.125 در این سیستم چیست؟

پرسش ۳: [معماری مجموعه دستورات، زمان تقریبی پاسخگویی ۱۵ دقیقه]

در کامپیوتری طول دستورات ۱۳ بیتی و فیلدهای مربوط به آدرس ۴ بیتی است. اگر این پردازنده ۳۰ دستور مختلف ۲ اپرندی و ۳۲ دستور صفر اپرندی داشته باشد، تعداد دستورات ۱ اپرندی چقدر است؟

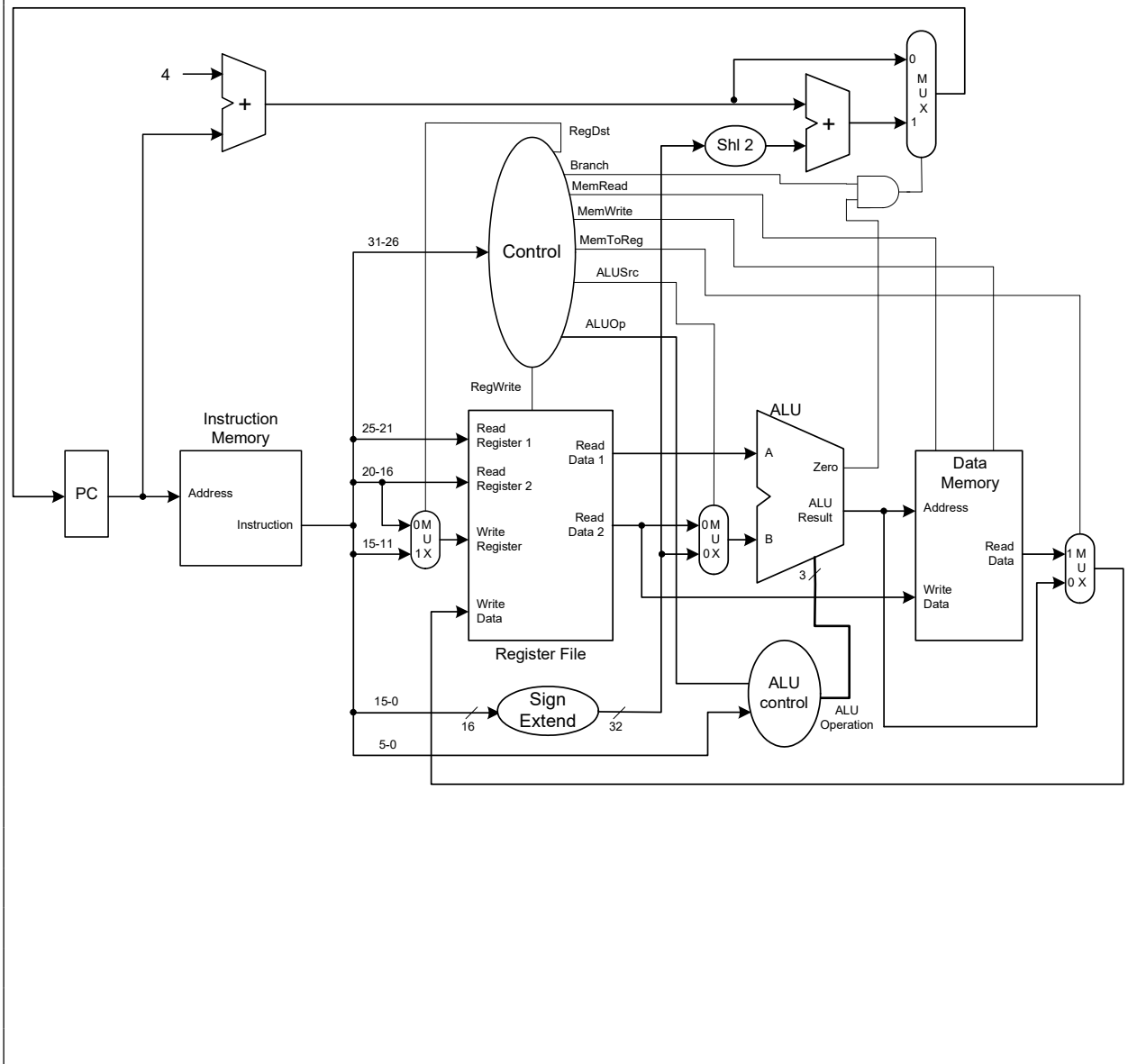
پرش ۴: طراحی پردازنده تک مرحله‌ای، زمان تقریبی پاسخگویی ۳۰ دقیقه [

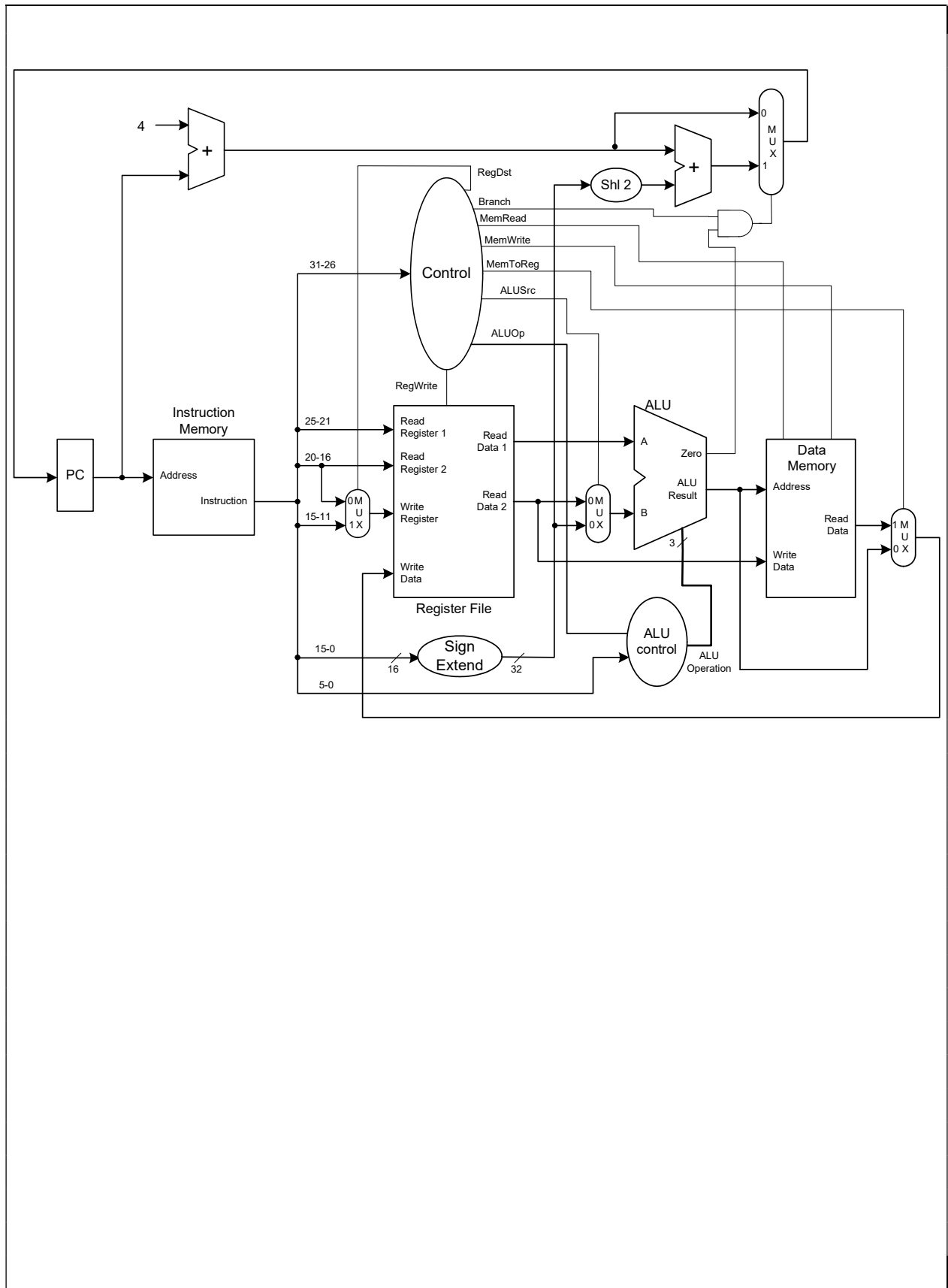
فرض کنید امکان خواندن و نوشتن هم‌زمان در یک خانه از حافظه داده وجود دارد. شکل زیر مسیر داده و کنترل پردازنده MIPS را در حالت تک مرحله‌ای نشان می‌دهد. حداقل تغییرات لازم را در مسیر داده و کنترل اعمال کنید تا پردازنده توانایی اجرای دستورات زیر را داشته باشد:

```
sw    Ri, adr (Rj++)
jal   adr
```

دستور اول محتویات رجیستر Ri را به یک خانه‌ی حافظه به آدرس $Rj + adr$ منتقل می‌کند و مقدار رجیستر Rj را ۴ واحد اضافه می‌کند. دستور دوم ابتدا آدرس برگشت را در رجیستر R31 قرار داده سپس به آدرس adr پرش می‌کند.

نیازی به توضیح نحوه‌ی اجرای دستور نیست فقط مقادیر سیگنال‌های کنترلی را در یک جدول مشخص کنید.





پيروز باشيد

صفرى