



راهنمای استفاده از نرم افزار ISE

بر اساس نسخه ISE 14.5

شبیه سازی با ISim



راهنمای پیش رو برای آموزش کار با نرم افزار ISE متعلق به شرکت Xilinx تهیه شده است.

کلیه حقوق این اثر متعلق به گروه ICEEP دانشگاه تهران است. هر گونه تکثیر از این اثر منوط به اجازه‌ی کتبی پدیدآورندگان این راهنما در گروه ICEEP می‌باشد.

روند بازبینی

نسخه ISE	تاریخ	نسخه
۱۴.۵	۹۲.۹.۳۰	۱.۰

www.ICEEP.ir

فهرست

۸	فصل ۱: پیشگفتار
۱۰	فصل ۲: شبیه‌سازی با ISim
۱۲	۱-۱-۲- بخش‌های مختلف پنجره‌ی ISim
۱۲	۱-۱-۲-۱- نوار ابزار اصلی
۱۳	۱-۱-۲-۲- پنجره‌ی نمونه‌ها و فرآیندها
۱۴	۱-۱-۲-۳- فایل‌های منبع
۱۴	۱-۱-۲-۴- پنجره‌ی اشیا
۱۶	۱-۱-۲-۵- پنجره شکل موج
۱۶	۱-۱-۲-۶- ویرایشگر متن
۱۷	۱-۱-۲-۷- Console
۱۷	۱-۲- آزمون طراحی
۱۸	۱-۲-۱- اضافه کردن سیگنال
۱۹	۱-۲-۲- شروع دوباره شبیه‌سازی
۱۹	۱-۲-۳- شبیه‌سازی در بازه‌ی زمانی مشخص
۲۰	۱-۲-۴- گروه‌بندی سیگنال‌ها
۲۱	۱-۲-۵- اضافه کردن درایور
۲۲	۱-۲-۶- اضافه کردن سیگنال‌های زیر واحدها
۲۴	۱-۲-۷- تغییر ویژگی‌های سیگنال‌ها
۲۶	۱-۲-۸- ذخیره سازی صفحه‌ی شکل موج
۲۷	۱-۲-۹- اضافه کردن مکان‌نما
۲۷	۱-۲-۱۰- بزرگنمایی
۲۸	۱-۲-۱۱- اندازه‌گیری زمان

۲۹	۱۲-۲-۲- صفحه جدید شکل موج
۲۹	۳-۲- اشکال زدایی طراحی
۳۰	۱-۳-۲- مشاهده کد منبع
۳۰	۲-۳-۲- نقطه‌ی انفصل
۳۴	۳-۳-۲- اجرای قدم به قدم
۳۶	واژه‌نامه

www.iceep.ir

فهرست شکل‌ها

۱۱ شکل (۱-۲) انتخاب ISim به عنوان شبیه‌ساز پروژه
۱۲ شکل (۲-۲) پنجره‌ی کلی ISim
۱۳ شکل (۲-۳) نوار ابزار اصلی
۱۴ شکل (۴-۲) پنجره‌ی نمونه‌ها و فرآیندها
۱۵ شکل (۵-۲) فایل‌های منبع
۱۶ شکل (۶-۲) پنجره‌ی اشیا
۱۷ شکل (۷-۲) پنجره‌ی شکل موج
۱۸ شکل (۸-۲) ویرایشگر متن
۱۹ شکل (۹-۲) پنجره‌ی Console
۲۰ شکل (۱۰-۲) شروع دوباره‌ی شبیه‌سازی
۲۱ شکل (۱۱-۲) شبیه‌سازی جمع‌کننده برای ۱۰ نانوثانیه
۲۲ شکل (۱۲-۲) گروه‌بندی سیگنال‌های جمع‌کننده به دو دسته‌ی ورودی و خروجی
۲۳ شکل (۱۳-۲) اضافه کردن درایور Testbench و واحد تحت آزمون
۲۴ شکل (۱۴-۲) انتخاب یک زیر واحد
۲۵ شکل (۱۵-۲) نشان دادن نام کامل سیگنال
۲۶ شکل (۱۶-۲) تغییر رنگ سیگنال‌ها
۲۷ شکل (۱۷-۲) اضافه کردن مکان‌نما

۲۸.....	شکل (۱۸-۲) بزرگنمایی در دید کامل
۲۹.....	شکل (۱۹-۲) اندازه‌گیری زمان
۳۰	شکل (۲۰-۲) مشاهده‌ی کد منبع
۳۱	شکل (۲۱-۲) ایجاد نقطه‌ی انفصل
۳۲	شکل (۲۲-۲) توقف روی نقطه‌ی انفصل اول
۳۲	شکل (۲۳-۲) نتیجه شبیه‌سازی (اتمام روی نقطه‌ی انفصل اول)
۳۳	شکل (۲۴-۲) اجرا تا نقطه‌ی انفصل دوم
۳۳	شکل (۲۵-۲) اجرای نهایی
۳۴	شکل (۲۶-۲) اجرای قدم به قدم (اولین نقطه تغییر در شکل موج‌ها)
۳۵	شکل (۲۷-۲) اولین تغییر شکل موج‌ها

پیشگفتار

فصل اول

در گفتارهای راهنمای نصب و راه اندازی سریع از سری راهنمایی های نرم افزار Xilinx ISE Design Suite نحوه کار با این نرم افزار به صورت کلی تبیین شد. در این راهنمای شیوه سازی با ISim را به طور کامل فرا خواهید گرفت.

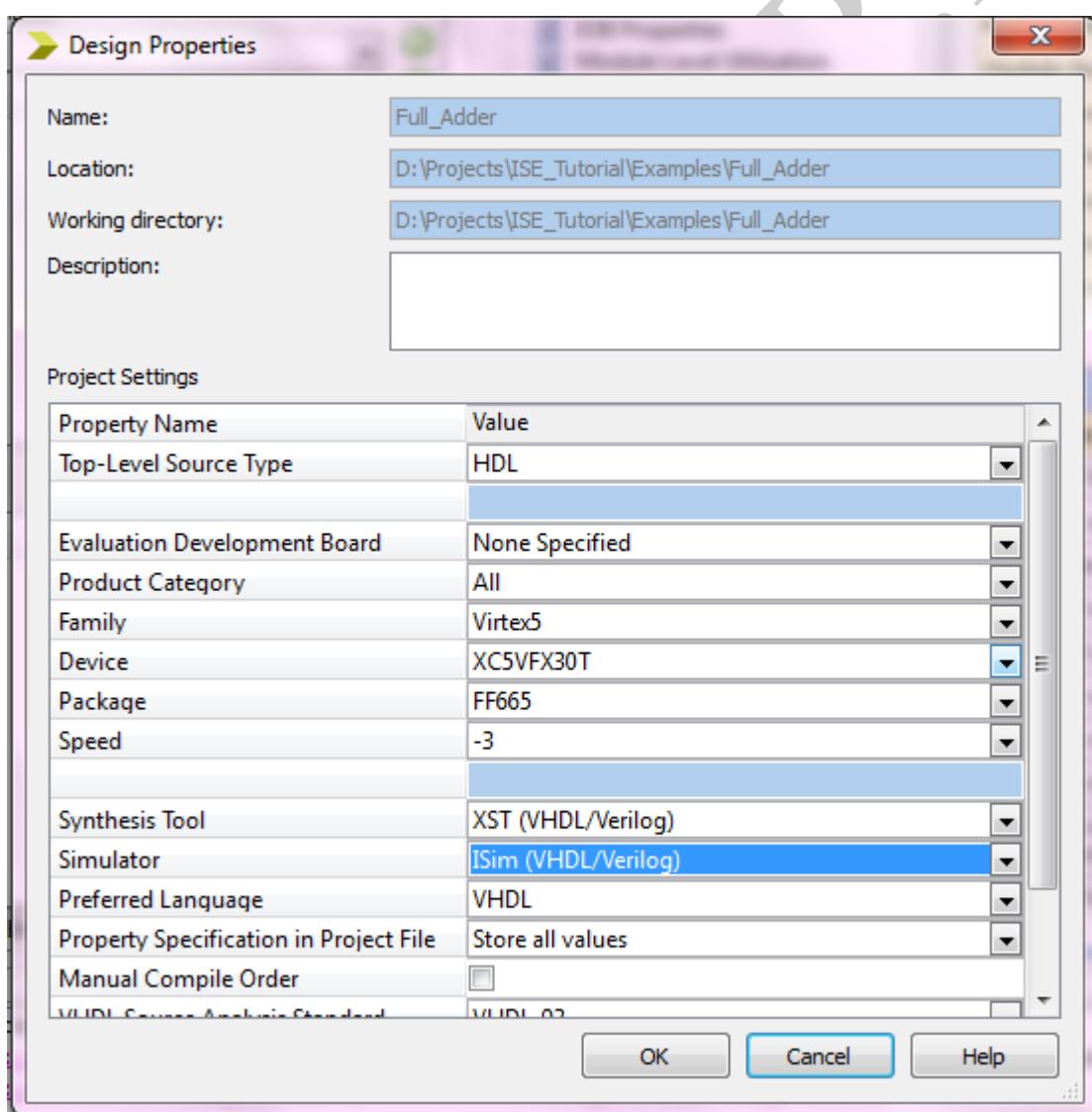
بدیهی است گفتار پیش رو برای آن دسته از افرادی که راهنمایی قبل از این سری را مطالعه کرده اند و یا افرادی که با این نرم افزار آشنایی ابتدایی داشته و خواهان کسب اطلاعات بیشتر در این زمینه هستند، مفید خواهد بود.

شیوه‌سازی با ISim

فصل دوم

در این فصل به بررسی دقیق شبیه ساز ISim می پردازیم. برای این کار در ابتدا طبق آنچه در راهنمای راه اندازی گفته شد یک پروژه در ISE می سازیم و فایل های خود را به آن اضافه نموده و در نهایت پروژه را شبیه سازی می کنیم. در این فصل فرض می کنیم که مراحل تعریف پروژه و اضافه کردن فایل ها انجام شده و در آستانه شبیه سازی هستیم.

از مسیر Edit > Design Properties وارد ویژگی های پروژه شوید و مطمئن شوید در قسمت شبیه ساز ISim انتخاب شده است.



شکل (۲-۱) انتخاب ISim به عنوان شبیه ساز پروژه

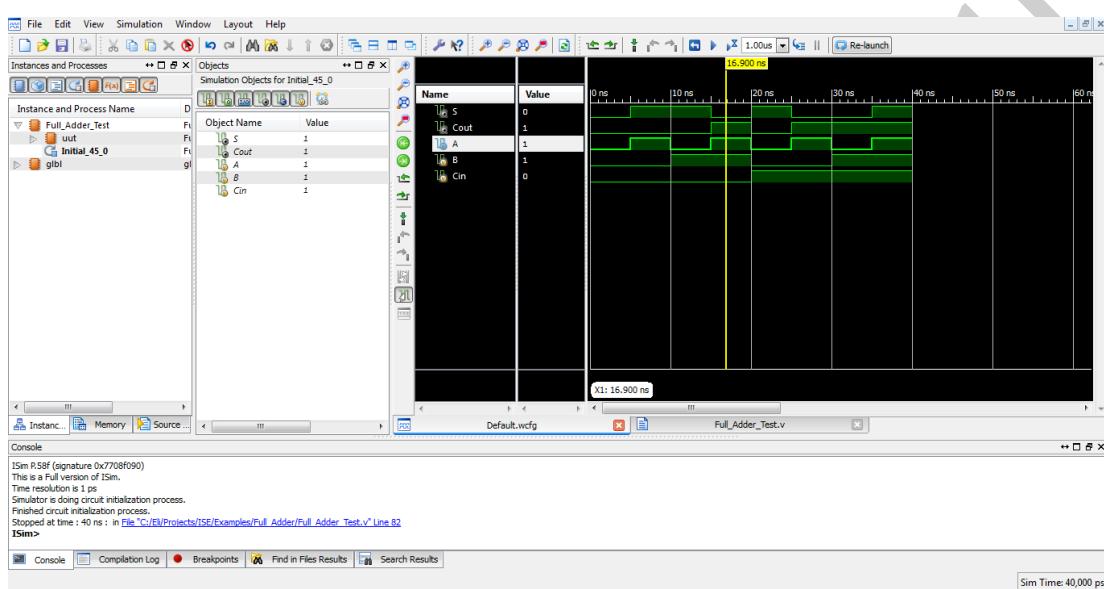
سپس در پنجره‌ی Design روی عبارت Simulation رفته و در پنجره‌ی Process

Behavioral Check Syntax رفته و در صورتی که طراحی شما

بدون اشکال بود، روی Simulator کلیک کنید. با این کار پنجره‌ی ISim مطابق

شکل زیر باز می‌شود. لازم به ذکر است که در این فصل همچون فصول گذشته از بلوک جمع‌کننده

استفاده شده است.



شکل (۲-۲) پنجره‌ی کلی ISim

۱-۲- بخش‌های مختلف پنجره‌ی ISim

۱-۱-۱- نوار ابزار^۱ اصلی

این نوار ابزار شامل کلیدهای مختلفی است که اعمالی را که امکان تکرار آنها زیاد است را در

بر می‌گیرد.

Toolbar^۱



شکل (۲-۳) نوار ابزار اصلی

۲-۱-۲ - پنجره‌ی نمونه‌ها و فرآیندها

این پنجره، بلوک‌های موجود در طراحی را به صورت سلسله مراتبی نشان می‌دهد.

The screenshot shows the 'Instances and Processes' window with the following data:

Instance and Process Name	Design Unit	Block Type
Full_Adder_Test	Full_Adder_Test	Verilog Module
uut	Full_Adder	Verilog Module
Initial_45_0	Full_Adder_Test	Verilog Process
glbl	glbl	Verilog Module

At the bottom of the window, there are tabs for 'Instances and Processes', 'Memory', and 'Source Files'. The 'Instances and Processes' tab is selected.

شکل (۴-۲) پنجره‌ی نمونه‌ها و فرآیندها

همان طور که مشاهده می‌کنید در این پروژه یک فایل تست وجود دارد که شامل یک واحد

جمع‌کننده و یک Initial است.

۲-۱-۳- فایل های منبع

برگه‌ی منابع جایی است که در آن فایل‌های مربوط به شبیه‌سازی قرار دارد.



شکل (۵-۲) فایل‌های منبع

۴-۱-۴- پنجره‌ی اشیا^۱

پنجره‌ای است که در آن پورت‌ها و سیگنال‌های موجود در طراحی نشان داده می‌شود. هر کدام از این سیگنال‌ها دارای سه مشخصه می‌باشند:

Objects^۱

(۱) Object Name: نام سیگنال همراه با علامتی که نوع سیگنال را (از لحاظ ورودی یا خروجی بودن) نشان می دهد.

(۲) Value: مقدار سیگنال در زمان کنونی

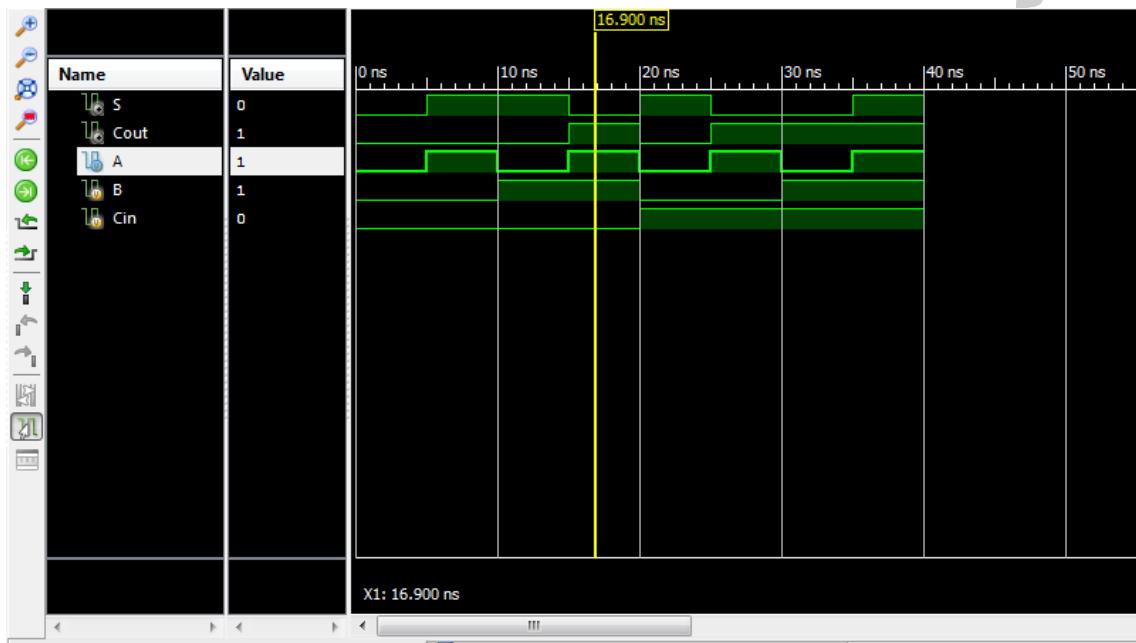
(۳) Data Type: نوع داده سیگنال را مشخص می کند که می تواند از نوع منطقی یا آرایه باشد.

Object Name	Value	Data Type
S	1	Logic
Cout	1	Logic
A	1	Logic
B	1	Logic
Cin	1	Logic

شکل (۶-۲) پنجره اشیا

۲-۵-۱-۲ - پنجره شکل موج

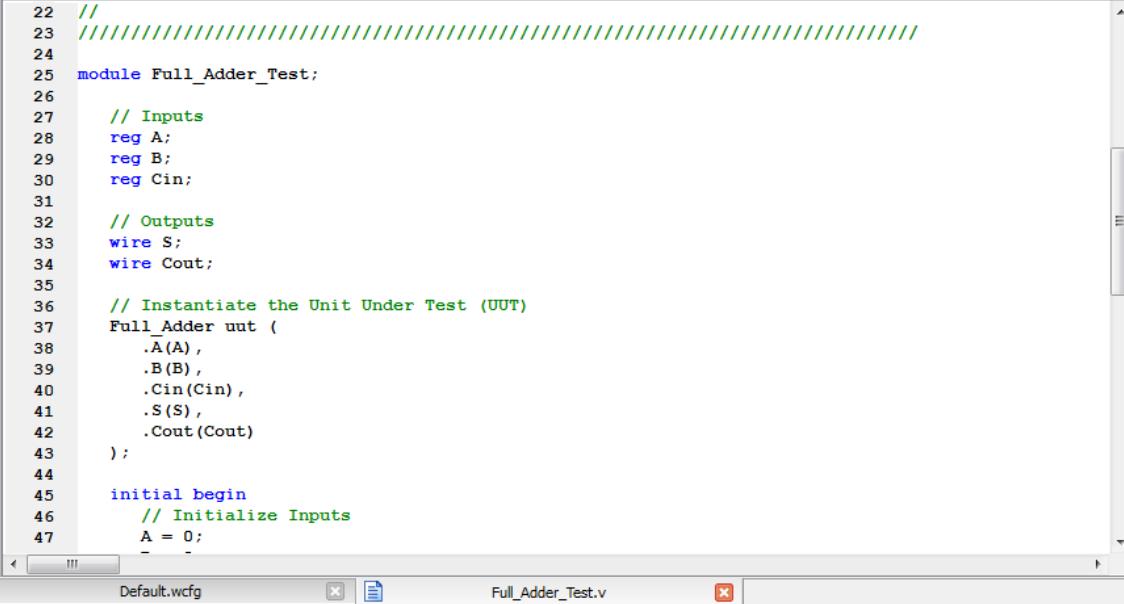
در این پنجره شکل موج ورودی و خروجی های مدار را مشاهده می کنید که در ستون اول آن نام و نوع سیگنال، در ستون دوم مقدار آنها در جایی که مکان نما روی آن است و در ستون آخر هم شکل موج ها قرار دارد.



شکل (۷-۲) پنجره شکل موج

۲-۶-۱-۲ - ویرایشگر متن

این پنجره برای دسترسی مستقیم به کدهای HDL در ISim تعییه شده است تا ویرایش های احتمالی به صورت مستقیم در خود ISim انجام گیرد. این پنجره با کلیک کردن روی هر فایل منبع باز می شود و فایل مذبور را نشان می دهد.



```

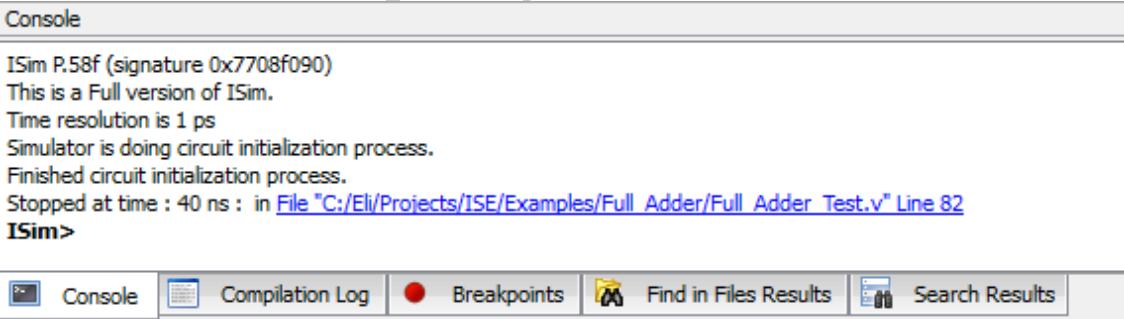
22 ///////////////////////////////////////////////////////////////////
23 ///////////////////////////////////////////////////////////////////
24
25 module Full_Adder_Test;
26
27     // Inputs
28     reg A;
29     reg B;
30     reg Cin;
31
32     // Outputs
33     wire S;
34     wire Cout;
35
36     // Instantiate the Unit Under Test (UUT)
37     Full_Adder uut (
38         .A(A),
39         .B(B),
40         .Cin(Cin),
41         .S(S),
42         .Cout(Cout)
43     );
44
45     initial begin
46         // Initialize Inputs
47         A = 0;
        -
    
```

The screenshot shows the ISE editor interface with a code editor window containing Verilog testbench code for a full adder. The code includes declarations for inputs A, B, and Cin, and outputs S and Cout. It also instantiates a Full_Adder module and initializes the inputs to 0.

شکل (۸-۲) ویرایشگر متن

Console - ۷-۱-۲

پنجره‌ای است که در آن می‌توانید پیام‌های ISim را مشاهده و دستورات خود را وارد کنید.



```

Console
ISim P.58f (signature 0x7708f090)
This is a Full version of ISim.
Time resolution is 1 ps
Simulator is doing circuit initialization process.
Finished circuit initialization process.
Stopped at time : 40 ns : in File "C:/Eli/Projects/ISE/Examples/Full_Adder/Full_Adder_Test.v" Line 82
ISim>

```

The screenshot shows the ISE Console window displaying the output of the ISim simulator. It includes the simulator's signature, its version as a full version, its time resolution, the process of circuit initialization, and a stop message at line 82 of the Full_Adder_Test.v file.

شکل (۹-۲) پنجره‌ی Console

۲-۲- آزمون طراحی

پس از اینکه پنجره‌ی ISim باز شد، شما باید بتوانید طراحی خود را در آن بیازمایید برای این

کار باید به انجام برخی اعمال در این نرم افزار مسلط باشد که عبارتند از:

- اجرای اولیه و دوباره‌ی شبیه‌سازی با اعمال تغییرات و مشاهده پیام‌های داده شده
- اضافه کردن سیگنال از واحد Testbench و یا سایر بلوک‌ها
- اضافه کردن گروه‌ها و تقسیم کننده‌ها برای نمایش و تشخیص بهتر سیگنال‌ها
- تغییر مشخصات سیگنال‌ها برای تحلیل دقیق و آسان تر
- استفاده از نشانه گذار^۱‌ها و مکان نماها برای تعیین نقاط عطف شبیه‌سازی
- تغییر بزرگنمایی و سایر ویژگی‌های نمایش سیگنال‌ها
- استفاده از چند پنجره شکل موج برای تحلیل همزمان بخش‌های مختلف طراحی

۲-۱-۲- اضافه کردن سیگنال

در صورتی که ISim را از طریق ISE Project Navigator باز نموده اید، سیگنال‌ها به طور خود به خود در پنجره‌ی شکل موج ظاهر می‌شوند. در غیر این صورت قبل از انجام عملیات شبیه‌سازی باید به طور دستی سیگنال‌ها را به پنجره‌ی شکل موج اضافه کنید. برای این کار در پنجره‌ی Instances and Processes TestBench یا هر واحد دیگری که می‌خواهد سیگنال‌های آن را اضافه کنید راست کلیک کرده و گزینه‌ی Add To Wave Window را انتخاب کنید.

^۱Marker

۲-۲-۲- شروع دوباره‌ی شبیه‌سازی^۱

می‌توانید توسط دکمه‌ی شروع دوباره از نوارابزار اصلی که به شکل  است و یا نوشتן کلمه‌ی restart در پنجره‌ی console و زدن Enter، شبیه‌سازی قبلی را خشی کرده و یک بار دیگر آن را انجام دهید.



شکل (۲) شروع دوباره‌ی شبیه‌سازی

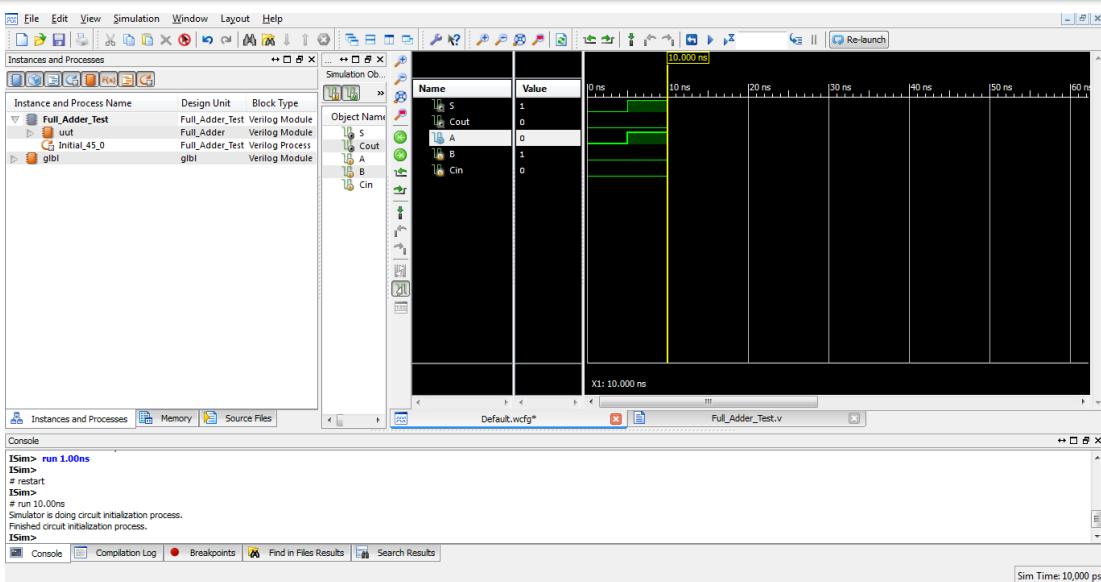
۳-۲-۲- شبیه‌سازی در بازه‌ی زمانی مشخص

برای شبیه‌سازی در یک زمان مشخص روی نوارابزار اصلی رفته و در جای مخصوص زمان

 زمان مورد نظر را وارد کرده و دکمه‌ی Console را بزنید و یا در پنجره‌ی  یعنی

عبارت run 10 ns را وارد کنید و Enter را بزنید.

Restart^۱



شکل (۱۱-۲) شبیه سازی جمع کننده برای ۱۰ نانو ثانیه

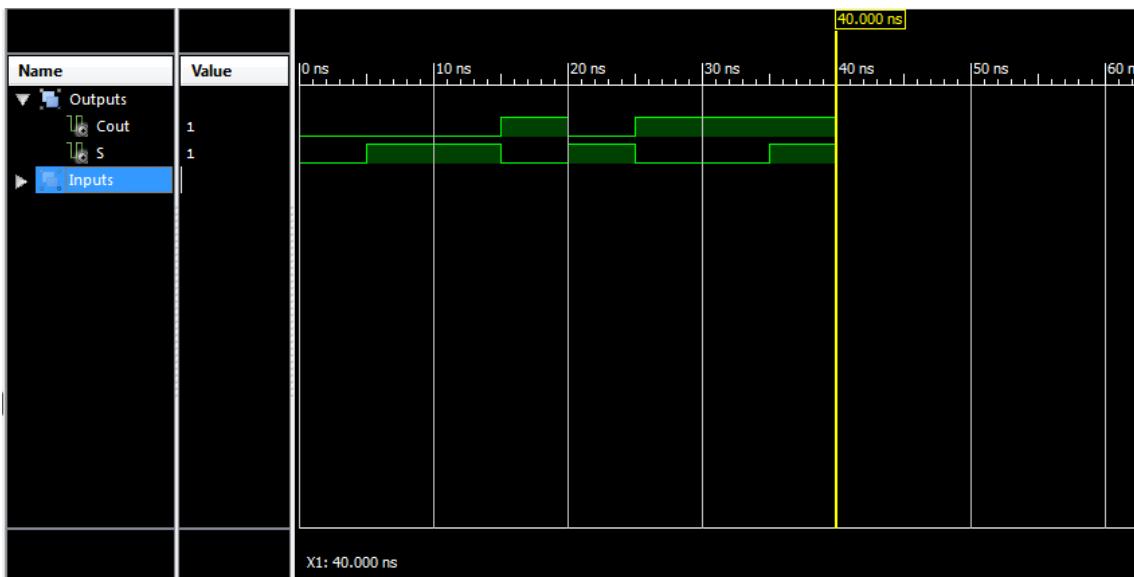
۴-۲-۲ - گروه بندی سیگنال ها

در یک طراحی ممکن است تعداد سیگنال ها بسیار زیاد باشد و شما مجبور باشید برای آنالیز شبیه سازی بارها صفحه های شکل موج را بالا و پایین کنید. ISim برای حل این مشکل چاره ای اندیشیده، به طوری که می توانید سیگنال های طراحی را دسته بندی کرده و در هر زمان تنها گروه های تحت آنالیز را با باز و سیگنال های آنها مشاهده و بقیه را بسته نگه دارید.

برای ایجاد چنین ساز و کاری سیگنال هایی را که می خواهید در یک گروه باشند را همزمان انتخاب و با راست کلیک کردن روی آنها گزینه New Group را انتخاب کنید. در نهایت نام مناسبی روی گروه بگذارید. در صورتی که می خواهید سیگنال ها به حالت قبل برگردند روی گروه راست کلیک کرده و Ungroup را بزنید.

در شکل زیر سیگنال های جمع کننده به دو دسته ورودی ها و خروجی ها تقسیم شده و گروه

خروجی ها باز و سیگنال های آن قابل مشاهده است.

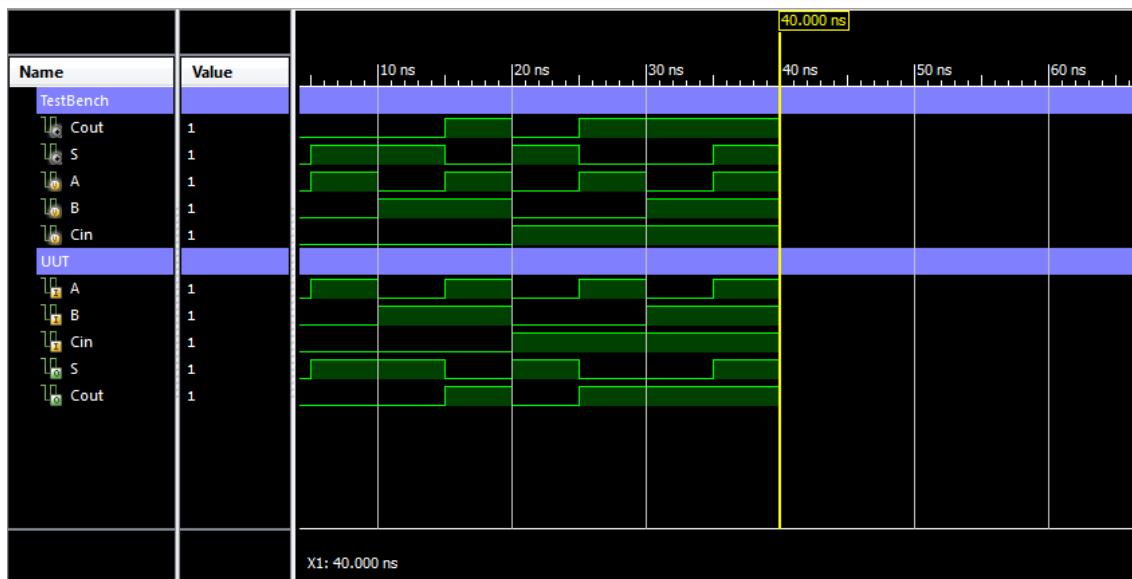


شکل (۱۲-۲) گروه بندی سیگنال های جمع کننده به دو دسته هی ورودی و خروجی

۱۲-۵-۲-۲-۲ اضافه کردن درایور

زمانی که تعداد واحدها و سیگنالها افزایش می یابد طراح نیاز دارد تا بداند هر سیگنال متعلق به چه واحدی است. برای این کار روی بخش نام سیگنالها در پنجره شکل موج راست کلیک کرده و گزینه هی New Driver را انتخاب کنید. پس از تعیین نام آن را به بالای سیگنال های متعلق به آن منتقل کنید.

به عنوان مثال در شکل زیر ابتدا سیگنال های بلوک جمع کننده به سیگنال های Testbench اضافه شده سپس درایور مربوط به هر کدام اضافه شده است.

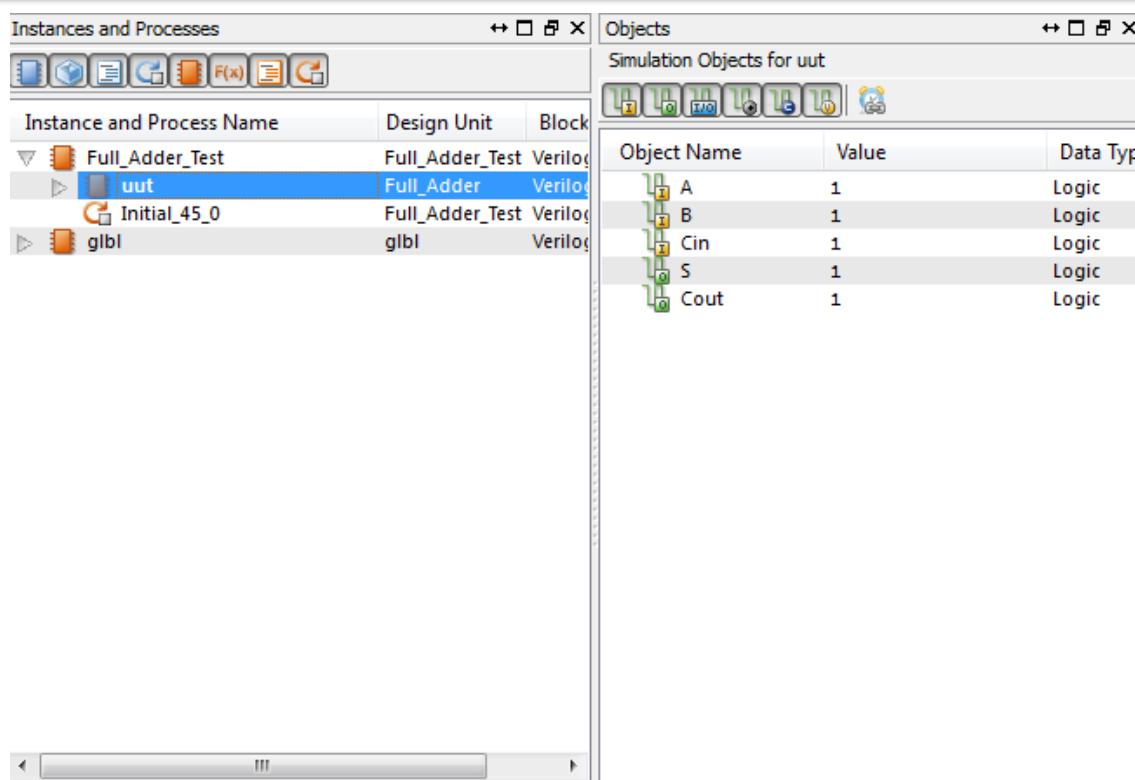


شکل (۱۳-۲) اضافه کردن درایور Testbench و واحد تحت آزمون

۲-۶-۲- اضافه کردن سیگنال‌های زیر واحدها^۱

گاهی شما در شبیه سازی نیاز دارید تا رفتار سیگنال‌های زیر واحدهای طراحی را هم مشاهده و آنالیز نمایید. برای این کار در برگه‌ی Instances and Processes روی زیر واحد مربوطه بروید.

خواهید دید که سیگنال‌های آن واحد در پنجره‌ی Objects نشان داده می‌شوند. به عنوان مثال در شکل زیر واحد تحت آزمون که در واقع واحد اصلی جمع‌کننده است را انتخاب کرده ایم.



شکل (۱۴-۲) انتخاب یک زیر واحد

اگر قصد دارید تمام سیگنال‌های زیر واحد را به پنجره‌ی شکل موج منتقل نمایید روی نام زیر واحد در برگه‌ی Instances and Processes راست کلیک کرده و گزینه‌ی Add To Wave را انتخاب کنید. اما اگر قصد مشاهده رفتار سیگنال خاصی از این واحد را دارید آن را از پنجره‌ی Objects بکشید و در صفحه‌ی شکل موج بیندازید.^۱ در ضمن بالای صفحه‌ی Objects منوی وجود دارد که می‌توانید توسط آن تعیین کنید که کدام نوع سیگنال‌ها فعال بمانند و یا کدام نوع غیرفعال شوند به این معنی که در پنجره‌ی مربوطه نمایش داده نشوند.

در شکل زیر تنها سیگنال‌های فعال در پنجره‌ی Objects ورودی‌ها هستند. آن‌ها را کشیده و به پنجره‌ی شکل موج اندخته‌ایم. دقت داشته باشید که برای مشاهده شکل موج سیگنال‌های اضافه

Drag and Drop^۱

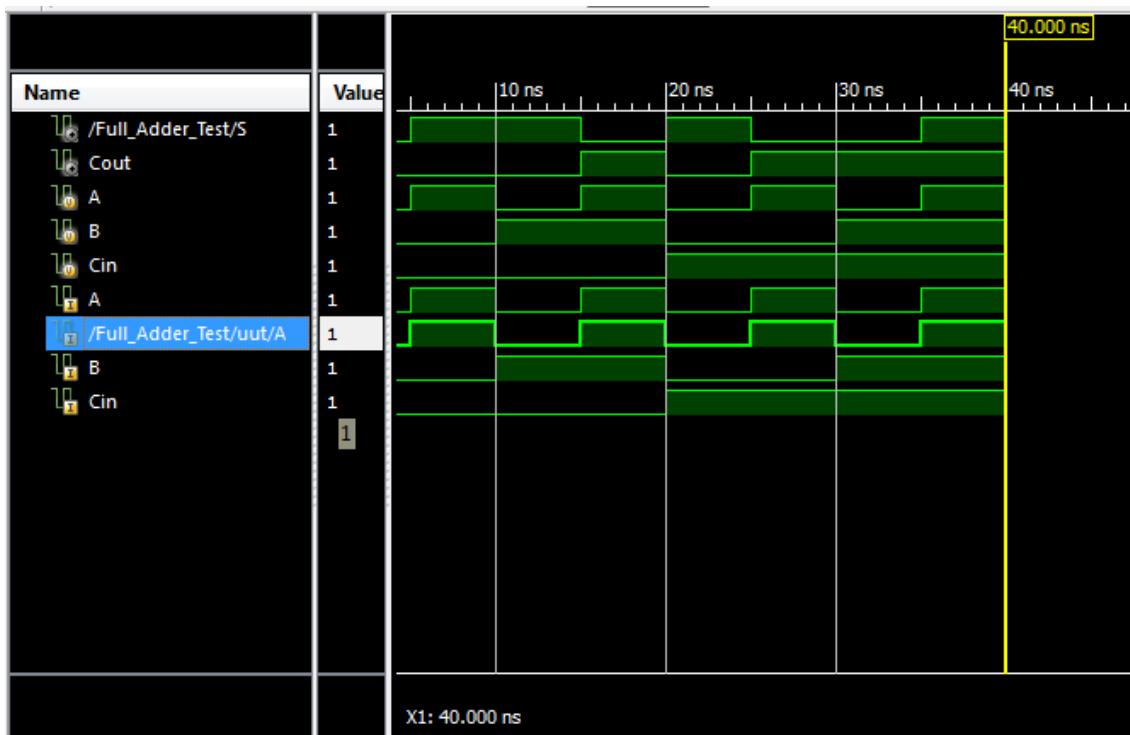
شده، باید شبیه سازی را دوباره شروع و اجرا کنید.

۷-۲-۲- تغییر ویژگی های سیگنال ها

در این قسمت با یک سری از خصوصیات سیگنال ها آشنا می شویم که گاهی تغییر آن ها کمک زیادی به آنالیز بهتر شبیه سازی می نماید.

• تغییر فرمت نام سیگنال

ISim برای خوانایی راحت تر نام سیگنال ها در پنجره شکل موج تنها از نام سیگنال در واحد مربوطه استفاده می کند. این در حالی است که در بعضی موارد طراح خواهان این است که بداند هر کدام از سیگنال ها متعلق به کدام واحد می باشند. برای دیدن این مدل نمایش روی سیگنال راست کلیک کرده و `Name` را بزنید. در شکل زیر این عمل برای خروجی `S` از فایل `Testbench` و ورودی `A` از فایل جمع کننده انجام شده است.



شکل (۲-۱۵) نشان دادن نام کامل سیگنال

• تغییر مبنای سیگنال

تغییر مبنای سیگنال در خطوطی که مقدار داده‌ی آنها برای ما مهم است و عرض بیت از یک بیشتر است، کمک شایانی در تحلیل رفتار سیگنال می‌کند. برای این کار روی سیگنال مربوطه راست کلیک کرده و Radix را انتخاب کنید. ISim انتخاب‌های مختلفی مانند مبنای هشت، شانزده، ده دهی باعلامت و بی علامت را پیش روی شما می‌گذارد که می‌توانید متناسب با نیازتان یکی را انتخاب کنید. در طراحی ما چون تمام سیگنال‌ها تک بیتی است این بخش غیرفعال می‌باشد.

- تغییر رنگ سیگنال

می توانید برای بهتر دیده شدن بعضی سیگنال ها رنگ آن را عوض کنید. برای این کار روی سیگنال راست کلیک کرده و با انتخاب Signal Color رنگ مورد نظر را انتخاب کنید.



شکل (۲-۱۶) تغییر رنگ سیگنال ها

۲-۲-۸- ذخیره سازی صفحه‌ی شکل موج

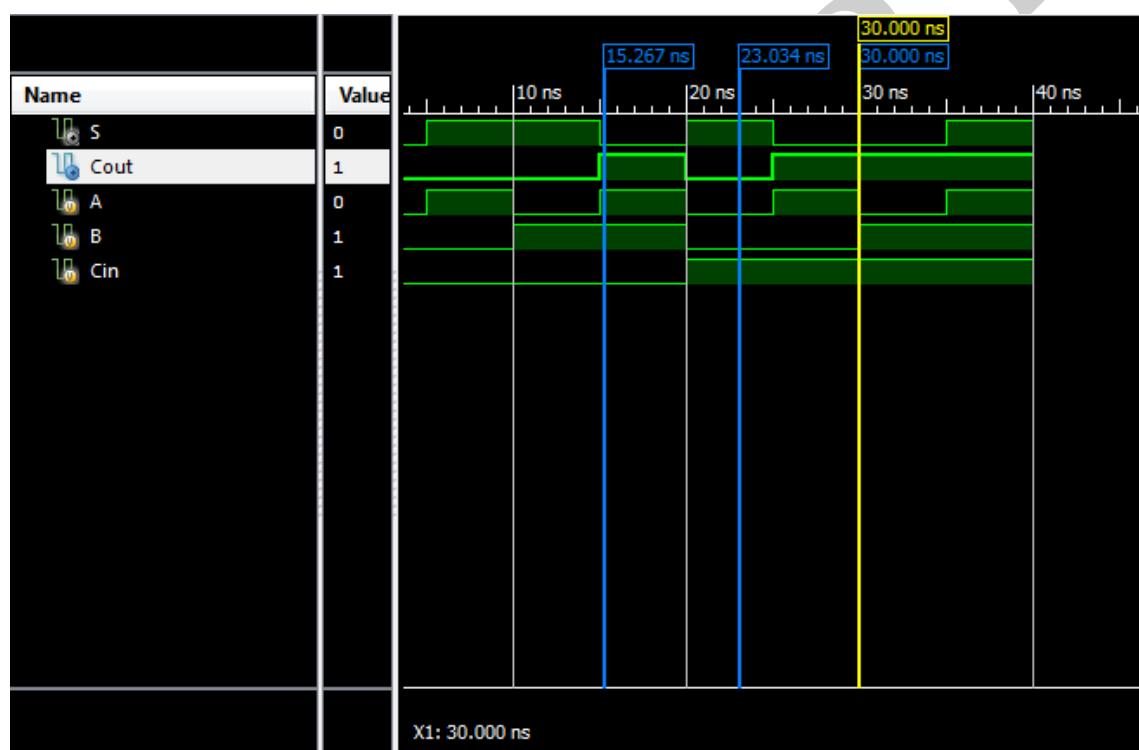
شکل موجی که با شبیه سازی ایجاد و احیاناً تغییر داده اید قابل ذخیره سازی است. برای این کار File > Save As را بزنید و نامی برای فایل خود انتخاب کنید. بعدها می توانید از طریق Open آن را باز و مشاهده کنید.

۲-۹-۲- اضافه کردن مکان نما

برای اضافه کردن چندین مکان نما روی شکل موج یا از طریق Edit > Go to اقدام کرده و

وارد کنید و یا به صورت دستی مکان نمای زمان مورد نظر را در

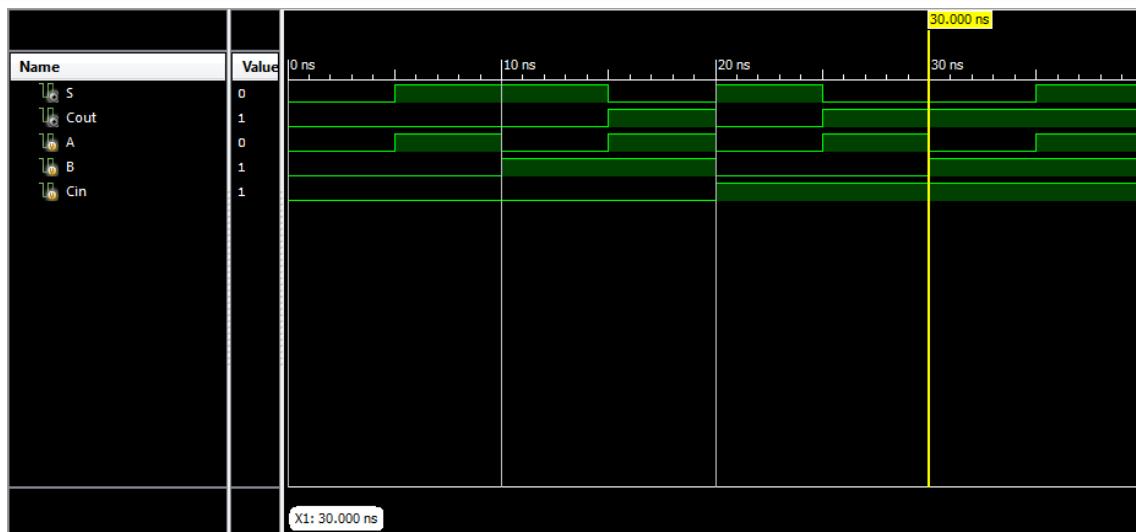
اصلی را به جای مورد نظر ببرید. سپهی از نوارابزار اصلی کلید را بزنید. در شکل زیر این کار به دفعات در زمانهای مختلف انجام شده است.



شکل (۱۷-۲) اضافه کردن مکان نما

۲-۱۰-۲- بزرگنمایی

برای تنظیم بزرگنمایی می‌توانید از نوارابزار اصلی را انتخاب کنید که باعث می‌شود شکل موج تا آخر زمان شبیه‌سازی در صفحه نمایش داده شود.

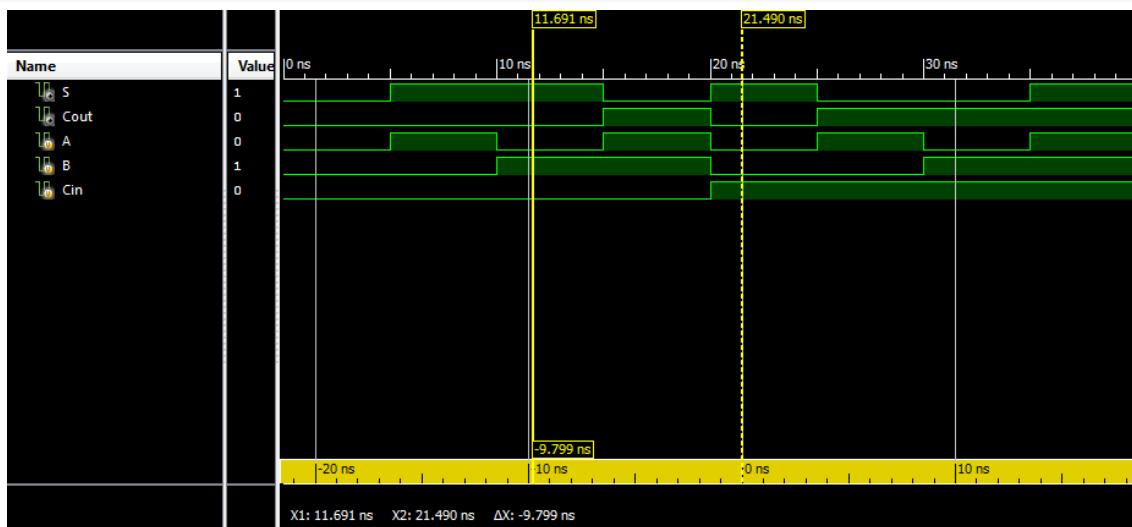
شکل (۱۸-۲) بزرگنمایی در دید کامل^۱

توسط کلیدهای و از نوار ابزار اصلی می توانید بزرگنمایی را تغییر دهید.

۱۱-۲-۲- اندازه گیری زمان

برای اندازه گرفتن فاصله‌ی بین دو مکان، مکان نما را در مبدأ قرار داده و در نزدیکی مکان نما روی جهت مخالف مقصود کلیک کرده و موس را از روی مکان نما عبور داده و به مقصد برسانید.

Full View^۱



شکل (۱۹-۲) اندازه‌گیری زمان

۱۲-۲-۲-صفحه جدید شکل موج

در صورتی که نیاز دارید چندین صفحه موج ایجاد کرده و در هر کدام چند و یا همه سیگنال‌ها را مشاهده کنید از **File > New Wave Configuration** وارد عمل شده و سپس سیگنال‌های مورد نظرتان را طبق روال گفته شده در آن پنجره بگنجانید.

۳-۲-اشکال‌زدایی^۱ طراحی

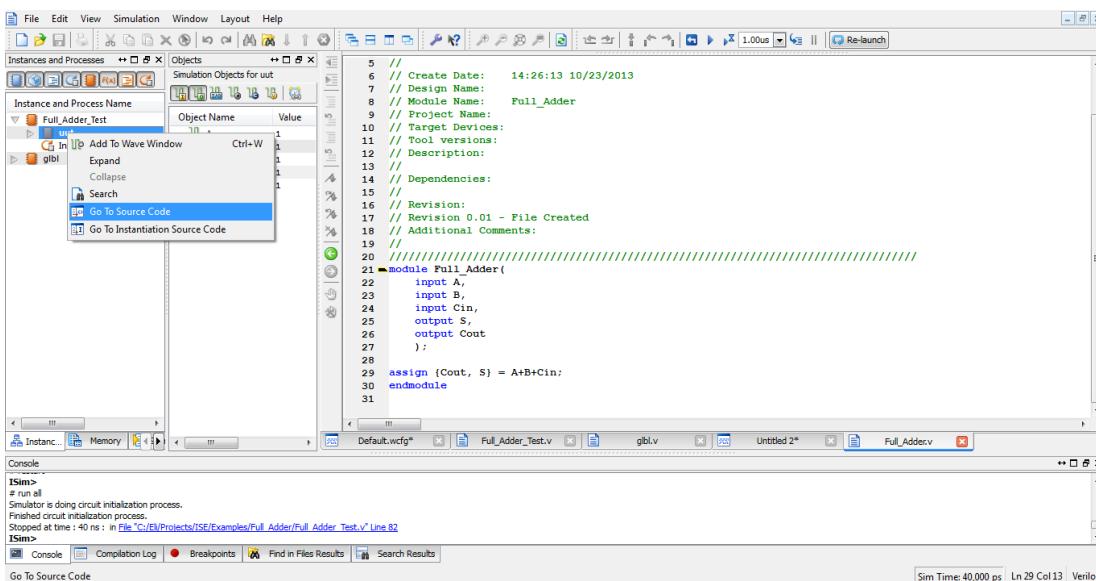
پس از مرحله‌ی آزمون طراحی نوبت به مرحله‌ی اشکال‌زدایی می‌رسد. ISim برای این مرحله نیز امکاناتی در اختیار کاربر قرار می‌دهد که برخی از آنها عبارتند از: تنظیم نقطه‌ی انفال، بازگشت به کد منبع و

Debugging^۱
Breakpoint^۲

۲-۳-۱- مشاهده کد منبع

برای مشاهده کد منبع در برگه Instances and Processes روی نام واحد راست کلیک

کرده و Go To Source Code را انتخاب نمایید.



شکل (۲۰-۲) مشاهده کد منبع

۲-۳-۲- نقطه انصصال

نقطه انصصال نقطه ای است که شبیه سازی تا آنجا انجام شده و نتایج نمایش داده می شود.

طرح از این نقطه می تواند استفاده کند تا شبیه سازی را تا جایی که می خواهد جلو برد و اثرات آن را

مشاهده کند. سپس شبیه سازی بخش باقی مانده را از سر گیرد.

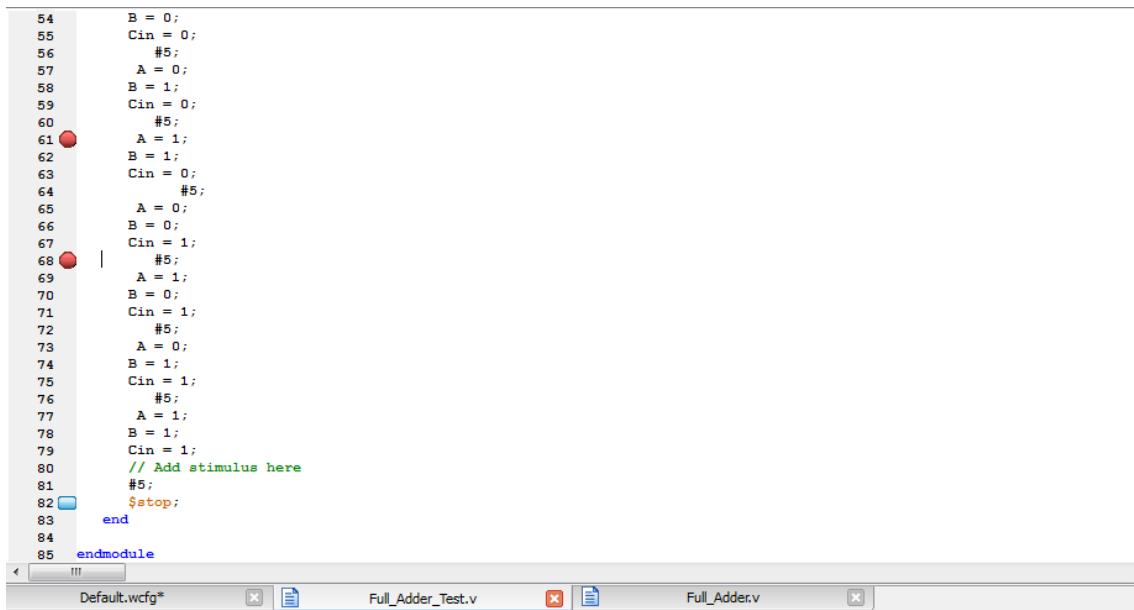
برای ایجاد نقطه انصصال، به خط مربوطه از کد منبع رفته و کنار عدد خط کلیک کنید و یا

با راست کلیک کردن گزینه Toggle Breakpoint را انتخاب نمایید. سپس شبیه سازی را دوباره

شروع کنید هنگامی که اجرا را زدید متوجه خواهید شد که اجرا تا نقطه انصصال رفته و در آن جا

توقف می کند. برای اجرای بقیه دوباره باید کلید اجرا را بزنید.

این روند را در قالب شکل های زیر مشاهده می کنید. ابتدا دو نقطه ای انفصال ایجاد می کنیم.



```

54     B = 0;
55     Cin = 0;
56         #5;
57     A = 0;
58     B = 1;
59     Cin = 0;
60         #5;
61     A = 1;
62     B = 1;
63     Cin = 0;
64         #5;
65     A = 0;
66     B = 0;
67     Cin = 1;
68 |   #5;
69     A = 1;
70     B = 0;
71     Cin = 1;
72         #5;
73     A = 0;
74     B = 1;
75     Cin = 1;
76         #5;
77     A = 1;
78     B = 1;
79     Cin = 1;
80 // Add stimulus here
81 #5;
82 $stop;
83 end
84 endmodule

```

شکل (۲۱-۲) ایجاد نقطه ای انفصال

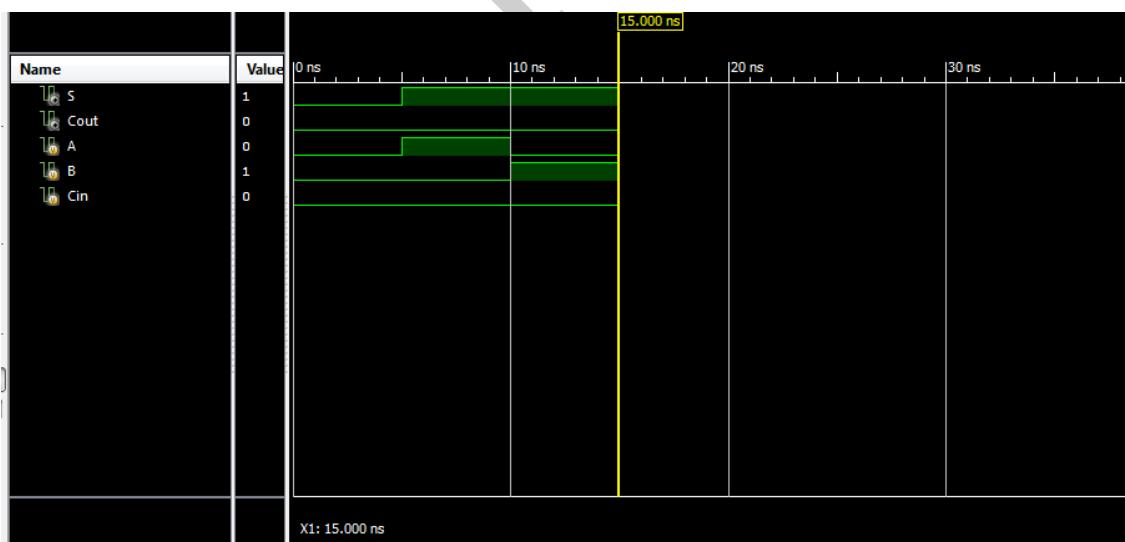
گزینه‌ی شروع دوباره () و پس از آن اجرا () را می‌زنیم.

```

54      B = 0;
55      Cin = 0;
56      #5;
57      A = 0;
58      B = 1;
59      Cin = 0;
60      #5;
61      A = 1;
62      B = 1;
63      Cin = 0;
64      #5;
65      A = 0;
66      B = 0;
67      Cin = 1;
68      #5;
69      A = 1;
70      B = 0;
71      Cin = 1;
72      #5;
73      A = 0;
74      B = 1;
75      Cin = 1;
76      #5;
77      A = 1;
78      B = 1;
79      Cin = 1;
80      // Add stimulus here
81      #5;
82      $stop;
83 end
84
85 endmodule

```

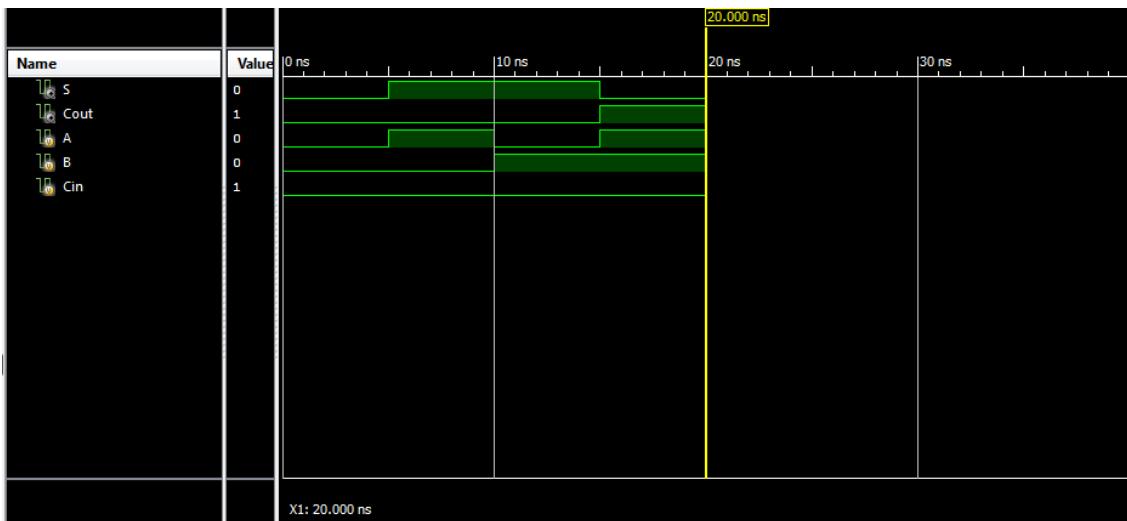
شکل (۲۲-۲) توقف روی نقطه ای انفال اول



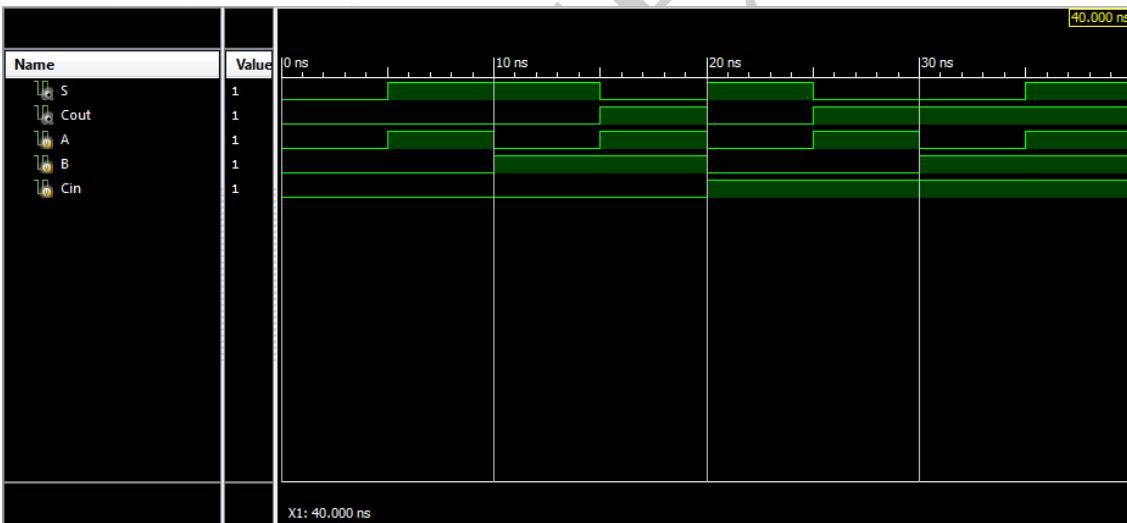
شکل (۲۳-۲) نتیجه شبیه سازی (اتمام روی نقطه ای انفال اول)

دوباره کلید اجرا را زده و این دفعه اجرا روی نقطه ای انفال دوم می ایستد. در نهایت یک

بار دیگر کلید اجرا را می زنیم و شبیه سازی تکمیل می شود.



شکل (۲۴-۲) اجرا تا نقطه‌ی انفال دوم



شکل (۲۵-۲) اجرای نهایی

در هر اجرا به پیام‌هایی که در Console ظاهر می‌شود توجه کرده و رفتار طراحی را دنبال کنید.

۲-۳-۳- اجرای قدم به قدم

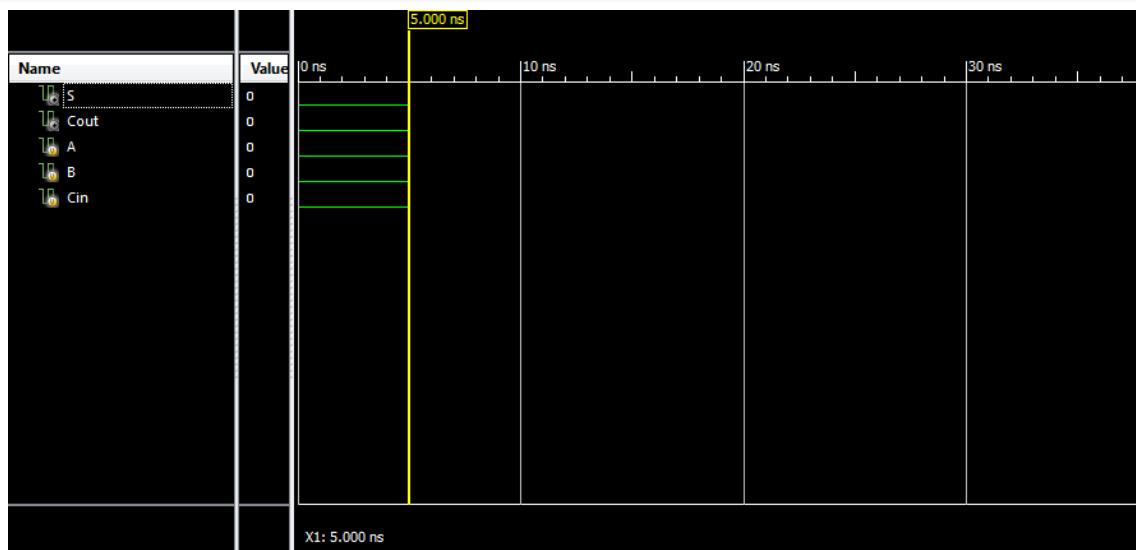
ISim نوعی شبیه سازی به کاربر پیشنهاد می کند که در آن شبیه سازی قدم به قدم با رفتن روی هر خط کد جلو رفته و مثل این است که در هر خط یک نقطه ای انفصالت قرار داده شده است. برای استفاده از این امکان یک بار شروع دوباره را بزنید و از کلید  برای این نوع شبیه سازی بهره بگیرید برای هر خط جلو رفتن شبیه سازی باید این کلید را بزنید. دقت کنید تا جایی که در فایل Testbench به سیگنال ها مقدار داده نشده تغییری در پنجره ای شکل موج اتفاق نمیافتد. شکل های زیر اولین نقطه تغییر شکل موج ها را نشان می دهد.

```

45      initial begin
46          // Initialize Inputs
47          A = 0;
48          B = 0;
49          Cin = 0;
50
51          // Wait 100 ns for global reset to finish
52          #5;
53      >|          A = 1;
54          B = 0;
55          Cin = 0;
56          #5;
57          A = 0;
58          B = 1;
59          Cin = 0;
60          #5;
61          A = 1;
62          B = 1;
63          Cin = 0;
64          #5;
65          A = 0;
66          B = 0;
67          Cin = 1;
68          #5;
69          A = 1;
70          B = 0;
71          Cin = 1;
72          #5;
73          A = 0;
74          B = 1;
75          Cin = 1;
76          #5;

```

شکل (۲۶-۲) اجرای قدم به قدم (اولین نقطه تغییر در شکل موج ها)



شکل (۲۷-۲) اولین تغییر شکل موج‌ها

واژه‌نامه

A	
Automatic	اتوماتیک، خودکار
B	
Breakpoint	نقطه‌ی انفصال
C	
Clock Region	ناحیه‌ی ساعت
Constraint	محدودیت
Core Generator	تولیدکننده‌ی هسته
D	
Debugging	اشکال‌زدایی
Design Analysis	آنالیز طراحی
Design Rule Check	بررسی قوانین طراحی
Drag and Drop	کشیدن و اندانختن
Dynamic	پویا
E	
F	

Full View	دید کامل
G	
Generate	تولید کردن
H	
Hardare Design Level	طراحی در سطح سخت افزار
I	
I/O Pin Planing	طرح ریزی پایه های I/O
Information	اطلاعات
J	
K	
L	
M	
Manual	دستی
Marker	نشانگذار
Math Functions	توابع ریاضی
N	

Noise	اختلال
O	
Objects	اشیا
P	
Part Selection	انتخاب بخش
Planning	طرح ریزی
Q	
R	
Restart	شروع دوباره
S	
Sequentially	پی در پی
Signal Integrity	تمامیت علائم
Simultaneous Switching Noise	اختلال ناشی از تغییر همزمان
Simultaneous Switching Output	خروجی تغییر همزمان
Spreadsheet	صفحه‌ی گسترده
Static	ایستاده
Sub-Module	زیر واحد

Subtractor	تفریق کننده
T	
Tab	برگه
Toolbar	منوی اصلی
U	
V	
W	
Weighted Average Simultaneous Switching Output	میانگین وزن دار خروجی تغییر همزمان
X	
Y	
Z	
Zoom	بزرگنمایی