



راهنمای استفاده از نرم افزار Modelsim

بر اساس نسخه

Modelsim-Altera Starter Edition 10.1 d

مدیریت پروژه





راهنمای پیش‌رو برای آموزش کار با نرم‌افزار Modelsim متعلق به شرکت Altera تهیه شده است. کلیه حقوق این اثر متعلق به گروه ICEEP دانشگاه تهران است. هر گونه تکثیر از این اثر منوط به اجازه‌ی کتبی پدیدآورندگان این راهنما در گروه ICEEP می‌باشد.

WWW.ICEEP.IR

رند بازبینی

نسخه	تاریخ	نسخه ی Modelsim
۱,۰	۹۲/۹/۳۰	Altera Starter Edition 10.1 d

www.ICEEP.ir

فهرست

۷	فصل ۱: پیشگفتار.....
۹	فصل ۲: مدیریت پروژه.....
۱۰	۱-۲- ایجاد پروژه.....
۱۷	۲-۲- تنظیمات پنجره‌ی ... Start Simulation.....
۱۹	۳-۲- ویرایش فایل.....
۲۱	۴-۲- کامپایل کردن.....
۲۴	۵-۲- شروع شبیه‌سازی.....
۲۵	واژه‌نامه.....

فهرست شکل ها

- شکل (۱-۲) پنجره‌ی ایجاد پروژه‌ی جدید ۱۰
- شکل (۲-۲) پنجره‌ی Project ۱۱
- شکل (۳-۲) اضافه کردن فایل‌ها و پوشه‌ها به پروژه ۱۲
- شکل (۴-۲) ایجاد فایل جدید برای پروژه ۱۲
- شکل (۵-۲) اضافه کردن فایل از پیش تعریف شده به پروژه ۱۳
- شکل (۶-۲) پنجره‌ی ایجاد فایل مشخصات شبیه‌سازی ۱۴
- شکل (۷-۲) نمایش فایل‌های پروژه در پنجره‌ی پروژه ۱۵
- شکل (۸-۲) ایجاد پوشه‌ی جدید برای پروژه ۱۶
- شکل (۹-۲) تغییر مکان فایل‌ها و پوشه‌ها از پنجره‌ی Project Compiler Setting ۱۶
- شکل (۱۰-۲) شاخه‌ی SDF از پنجره‌ی Start Simulation ۱۷
- شکل (۱۱-۲) اضافه کردن SDF به واحدهای طراحی پروژه ۱۹
- شکل (۱۲-۲) باز کردن محیط ویرایش کد از پنجره‌ی Project ۲۰
- شکل (۱۳-۲) محیط ویرایش کد پیش فرض ویندوز برای ایجاد تغییرات در کدها ۲۰
- شکل (۱۴-۲) مشاهده‌ی نتایج کامپایل در پنجره‌ی Project ۲۱
- شکل (۱۵-۲) مشاهده‌ی نتایج کامپایل در پنجره‌ی رونوشت ۲۲
- شکل (۱۶-۲) مشاهده‌ی خطاهای کامپایل در پنجره‌ی جدید ۲۳
- شکل (۱۷-۲) مشاهده‌ی خط مربوط به خطا در ویرایشگر کد Modelsim ۲۳
- شکل (۱۸-۲) مشاهده‌ی خطاهای آغاز شبیه‌سازی در پنجره‌ی رونوشت ۲۴

شکل (۲-۱۹) مشاهده‌ی اخطارهای آغاز شبیه‌سازی در پنجره‌ی رونوشت ۲۴

www.ICEEP.ir



فصل اول

پیشگفتار

در راهنماهای نصب و راه اندازی و راه اندازی اولیه، به بررسی نحوه‌ی استفاده از نرم افزار Modelsim-Altera Starter Edition پرداختیم. در این راهنما به توضیح بخش مدیریت پروژه از این نرم افزار می پردازیم.

بدیهی است گفتار پیش رو برای آن دسته از افرادی که دو راهنمای مذکور از این سری را مطالعه کرده اند و یا افرادی که با این نرم افزار آشنایی ابتدایی داشته و خواهان کسب اصلاحات بیشتر در این زمینه هستند، مفید خواهد بود.

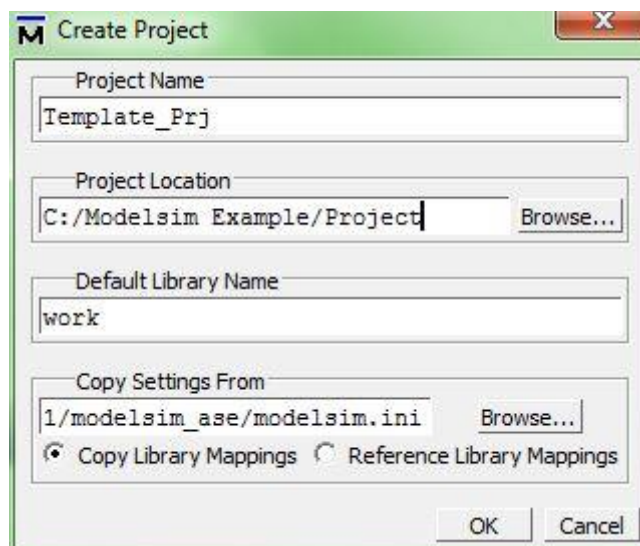
فصل دوم

مدیریت پروژه

در این فصل قصد داریم به بررسی دقیق تر نحوه ی ایجاد پروژه، اضافه کردن فایل ها، کامپایل کردن و سایر مسایل مربوط به مدیریت پروژه بپردازیم.

۱-۲- ایجاد پروژه

برای ایجاد پروژه ی جدید File > New > Project را انتخاب می کنیم. (در صورتی که قبلا پروژه ای باز باشد باید آن را ببندید.) پنجره ی زیر باز خواهد شد.



شکل (۱-۲) پنجره ی ایجاد پروژه ی جدید

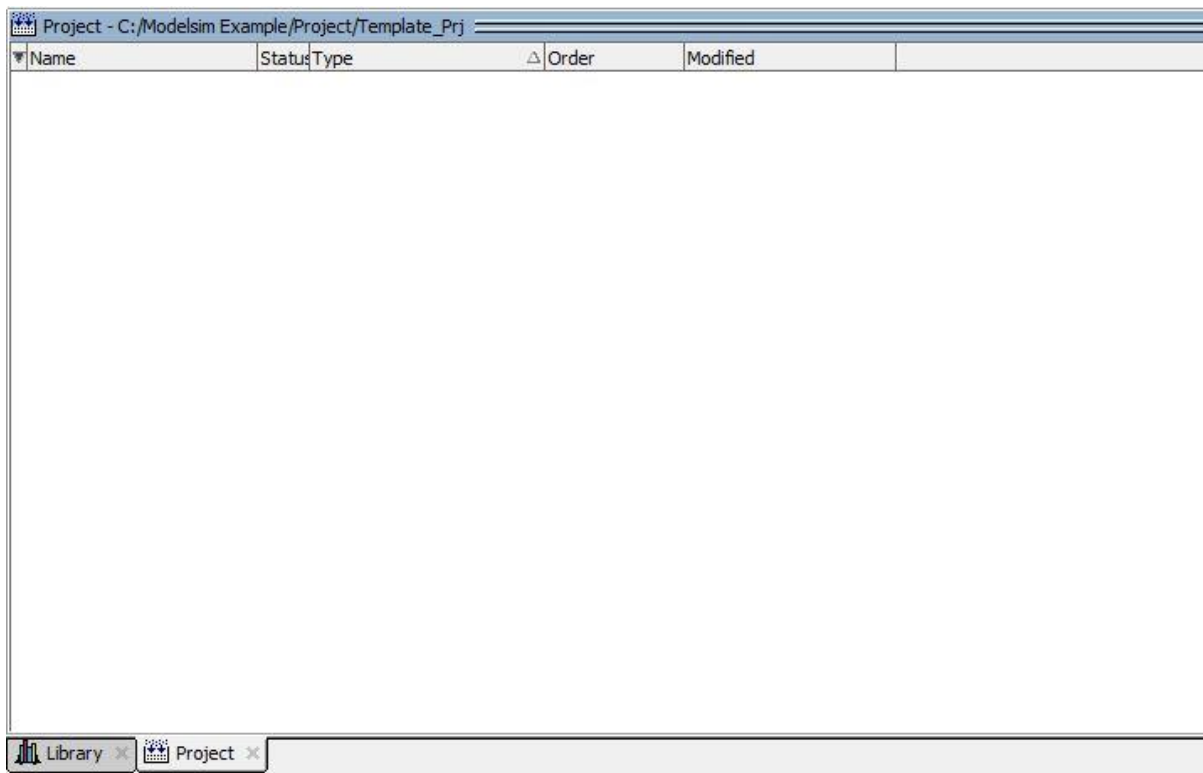
در قسمت نام پروژه عنوانی برای پروژه ی خود انتخاب کنید و در کادر بعدی مکان آن را تعیین نمایید.

فایل های مربوط به هر پروژه در یک کتابخانه بایگانی می شوند. به طور پیش فرض^۱ هنگام ایجاد پروژه ی جدید نام این کتابخانه work انتخاب می شود. (که از قسمت نام کتابخانه ی پیش فرض می توانید آن را تغییر دهید.)

^۱ Default

در این پنجره همچنین می‌توانید فایل نگاشت کتابخانه‌ها^۱ "modelsim.ini" را به محل پروژه‌ی خود انتقال یا به مکان خود آن ارجاع دهید. (برای مستقل بودن پروژه بهتر است این فایل را انتقال دهید.) پس از انجام مراحل بالا گزینه‌ی OK را انتخاب می‌کنیم.

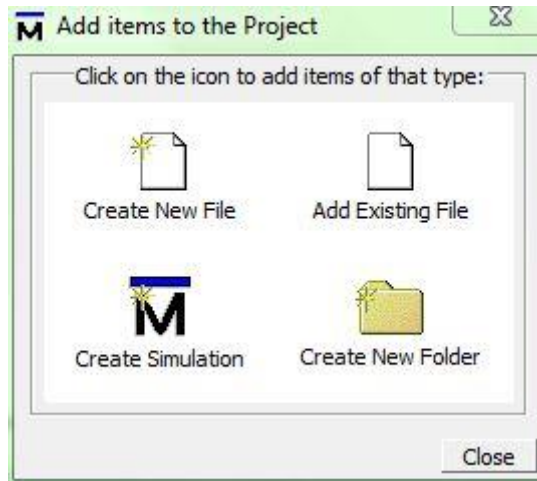
پنجره‌ی project با نام و آدرس پروژه‌ی ساخته شده به برنامه اضافه می‌شود که البته فعلاً محتوایی ندارد.



شکل (۲-۲) پنجره‌ی Project

در ادامه پنجره‌ی زیر باز خواهد شد که در آن می‌توانید فایل‌های مورد نظر خود را به پروژه اضافه کنید. (لازم به ذکر است که از قسمت Project > Add to Project نیز می‌توان این کار را انجام داد.)

^۱ Library Mappings

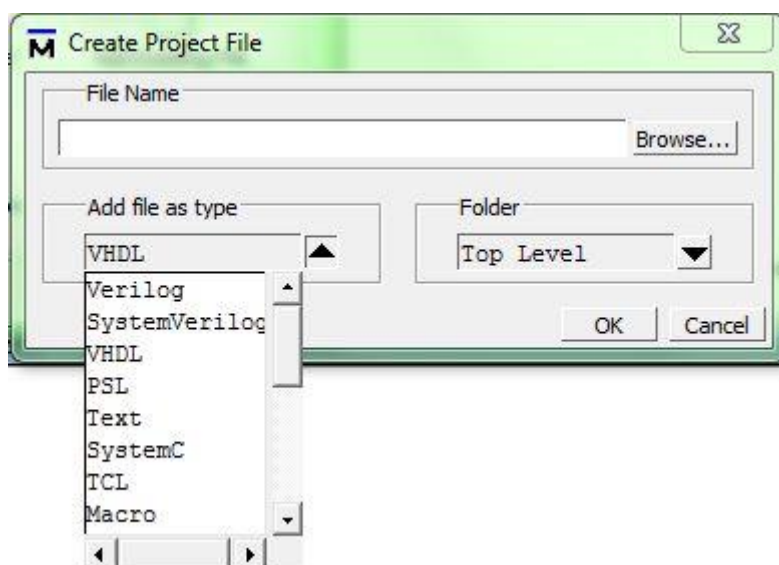


شکل (۲-۳) اضافه کردن فایل‌ها و پوشه‌ها به پروژه

در زیر به بررسی انواع گزینه‌های پیش‌رو می‌پردازیم.

• Create New File

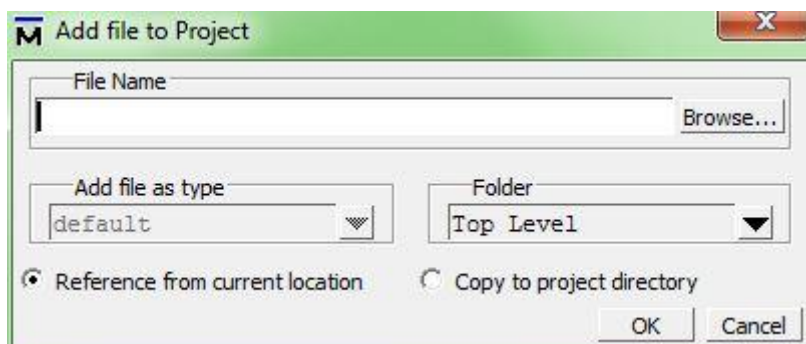
اگر قصد دارید فایل جدیدی به پروژه اضافه کنید این گزینه را انتخاب کنید و در پنجره‌ی مانند زیر نام فایل و نوع آن را انتخاب نمایید، همچنین می‌توانید مشخص نمایید در چه پوشه‌ای ذخیره شود. با کمک این قسمت فایل‌های متنوعی را می‌توانید به پروژه اضافه نمایید.



شکل (۲-۴) ایجاد فایل جدید برای پروژه

• Add Existing File

اگر فایلی را از قبل آماده کرده‌اید با انتخاب این گزینه آن را به پروژه اضافه نمایید.



شکل (۲-۵) اضافه کردن فایل از پیش تعریف شده به پروژه

در این پنجره با انتخاب گزینه‌ی *Copy to project directory* می‌توانید فایل مورد نظر را به

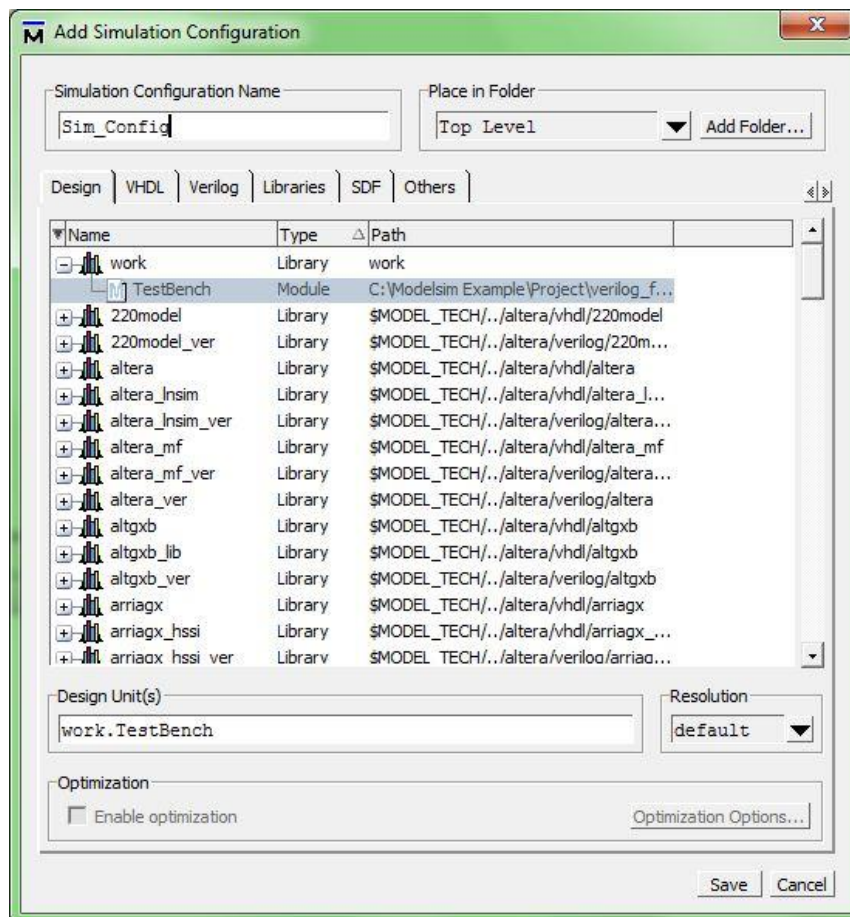
مسیر پروژه اضافه کنید، در غیر این صورت به محل کنونی فایل ارجاع داده می‌شود.

• Create Simulation Configuration

به کمک این گزینه می‌توانید مشخصات دلخواهی را برای شبیه‌سازی واحد^۱ مورد نظر در

پروژه‌ی جاری تنظیم دهید به طوری که هر بار که شبیه‌سازی را انجام می‌دهید، این مشخصات اعمال

شود و نیازی به دوباره تنظیم کردن مشخصات نباشد.



شکل (۲-۶) پنجره‌ی ایجاد فایل مشخصات شبیه‌سازی

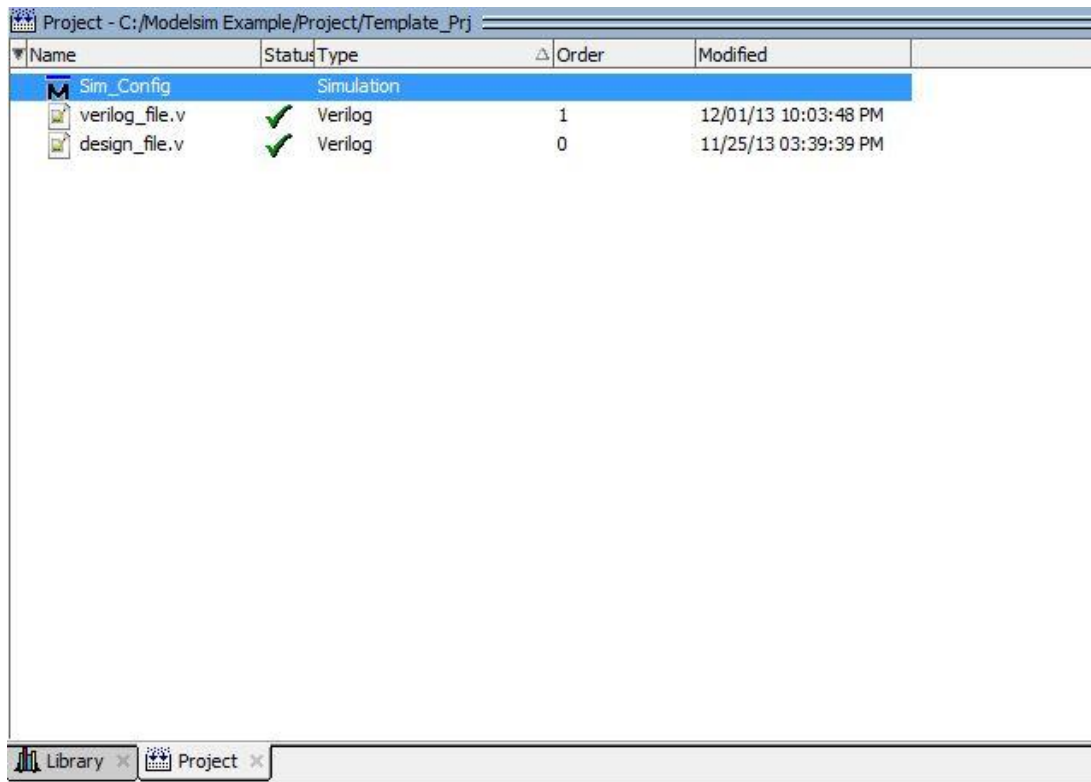
برای ایجاد چنین فایل‌ی مراحل زیر را انجام می‌دهیم:

- در کادر Simulation Configuration Name برای فایل مشخصات، نامی را در نظر می‌گیریم.
- پوشه‌ی قرارگیری فایل را از قسمت Place in Folder انتخاب می‌کنیم.
- از کتابخانه‌ی مورد نظر یک و یا چند واحد^۱ طراحی را انتخاب می‌کنیم. (در شکل فوق واحد TestBench از کتابخانه‌ی work انتخاب شده است)
- تنظیمات لازم در این شاخه و سایر شاخه‌ها (توضیحات لازم در ادامه‌ی این قسمت می‌آید) را انجام می‌دهیم.
- در پایان گزینه‌ی save را انتخاب می‌کنیم.

^۱ Unit

با انجام مراحل فوق، در پنجره‌ی Project فایل جدیدی با نام انتخابی در مرحله‌ی اول

اضافه خواهد شد.

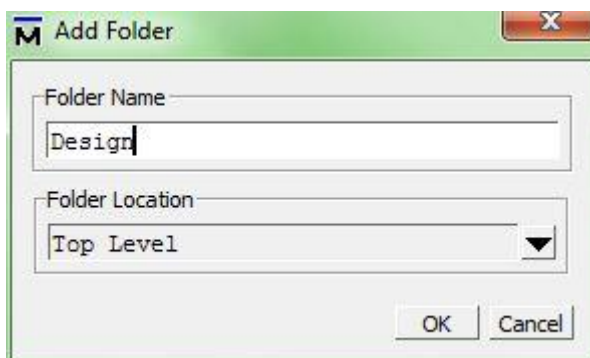


شکل (۷-۲) نمایش فایل‌های پروژه در پنجره‌ی پروژه

حال برای اجرای شبیه‌سازی با مشخصات تنظیم شده کافیسیت بر روی این فایل کلیک کنید.

• Create New Folder

فایل‌های طراحی خود را می‌توانید در پوشه‌های جداگانه دسته بندی کنید.



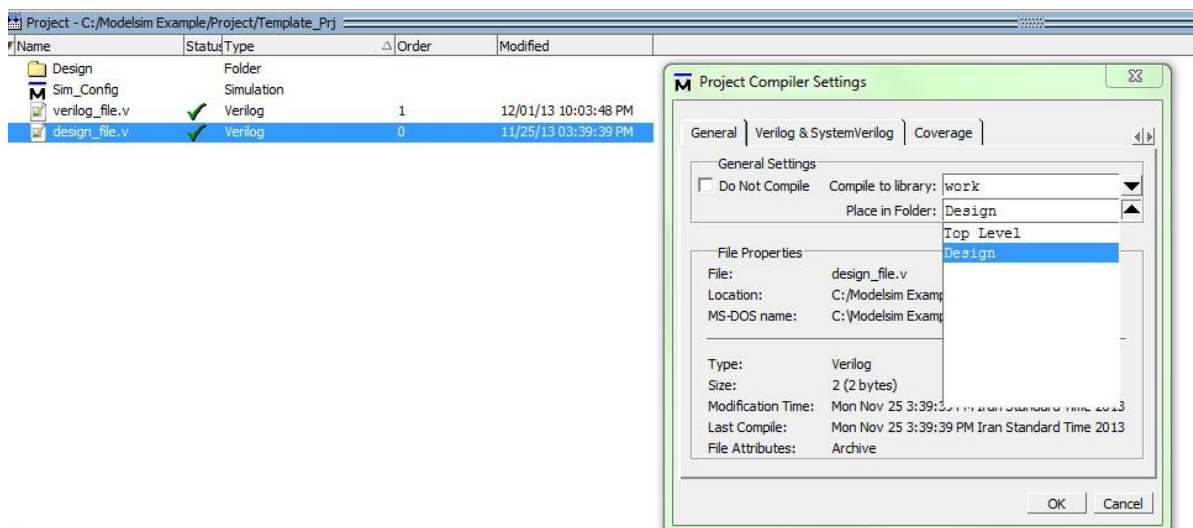
شکل (۲-۸) ایجاد پوشه‌ی جدید برای پروژه

برای ایجاد پوشه‌ی جدید با انتخاب این گزینه در پنجره‌ی باز شده در کادر Folder Name

نام مورد نظر را انتخاب می‌کنیم و در Folder Location پوشه‌ی قرارگیری پوشه‌ی جدید را انتخاب می‌کنیم، سپس OK را می‌فشاریم.

لازم به ذکر است برای تغییر مکان فایل‌های پروژه با راست کلیک روی فایل مورد نظر و

انتخاب Properties از قسمت Place in Folder پوشه‌ی مورد نظر را انتخاب نمایید و OK را بفشارید.



شکل (۲-۹) تغییر مکان فایل‌ها و پوشه‌ها از پنجره‌ی Project Compiler Setting

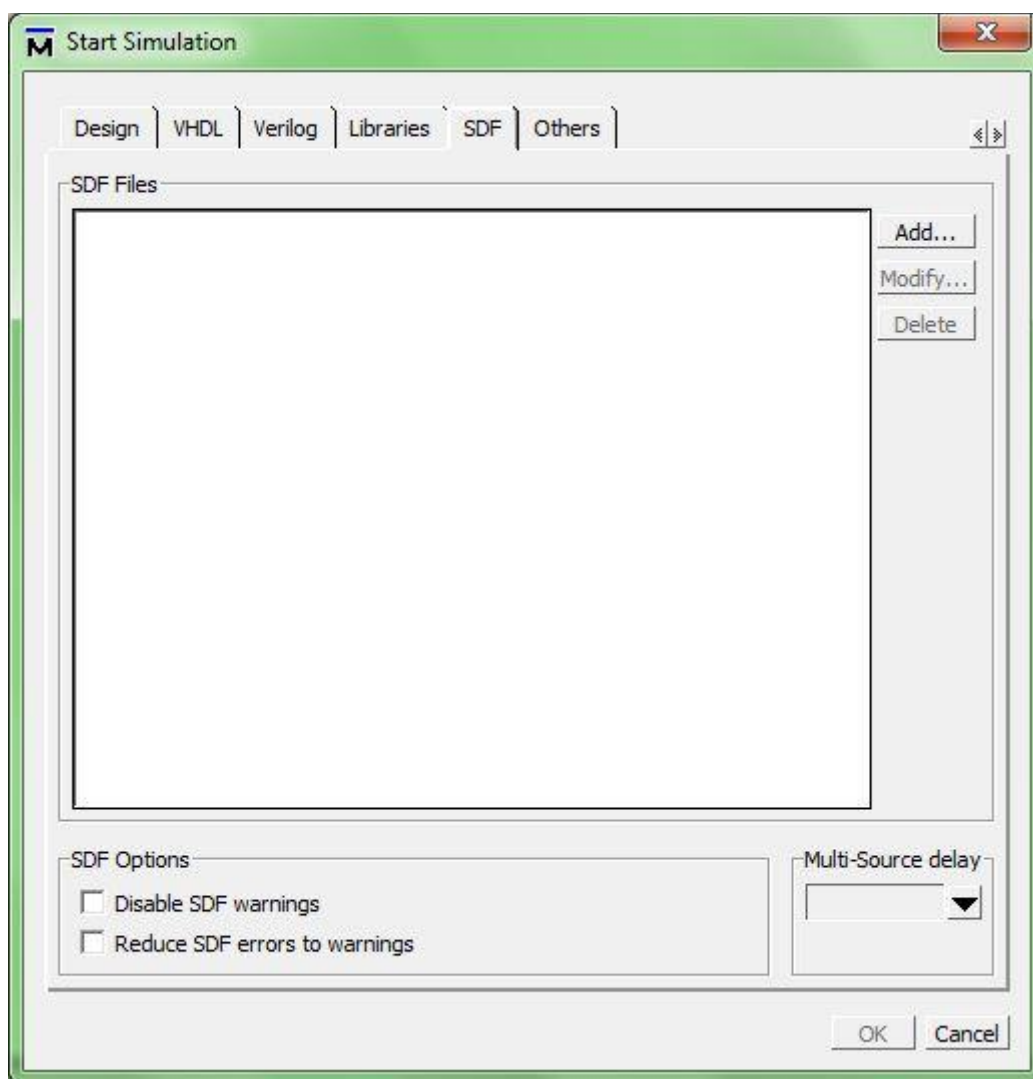
۲-۲- تنظیمات پنجره‌ی ... Start Simulation

در شاخه‌های Verilog و VHDL تنظیماتی مربوط به ویژگی‌های این دو زبان انجام می‌شود.

شاخه‌ی Libraries را در فصل ششم به طور جداگانه بررسی خواهیم کرد.

از شاخه‌ی SDF برای اضافه کردن فایل فرمت استاندارد تاخیر^۱ به پروژه استفاده می‌شود. این

فایل‌ها تاخیرهایی برای اجزای طراحی در نظر می‌گیرند و باعث می‌شوند شبیه‌سازی واقعی‌تر باشد.

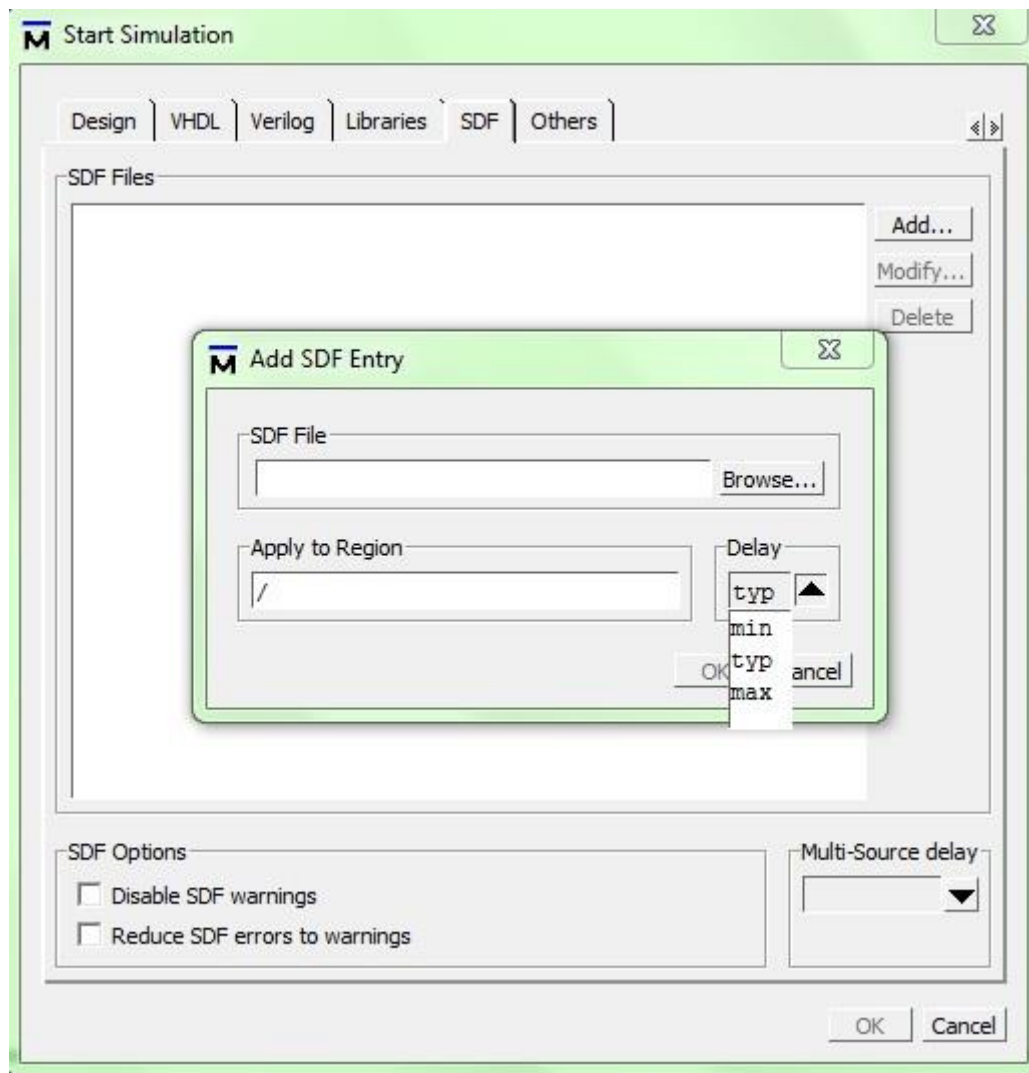


شکل (۲-۱۰) شاخه‌ی SDF از پنجره‌ی Start Simulation

^۱ Standard Delay Format

برای اضافه کردن SDF مربوط به یک واحد طراحی در این شاخه گزینه‌ی Add... را انتخاب کرده و در پنجره‌ی باز شده بعد از مشخص نمودن مسیر قرارگیری فایل SDF، تعیین می‌کنیم که این فایل مربوط به کدام نمونه^۱ از واحدهای استفاده شده در طراحی می‌باشد، دقت شود که در این قسمت باید نام نمونه‌ی واحد یا جزء مورد نظر وارد شود، وارد کردن نام خود واحد یا جزء باعث بروز خطا در مراحل بعدی می‌شود. تاخیرهای طراحی شده می‌توانند حد بالای تاخیر، حد پایین آن و یا مقدار معمول^۲ آن باشند که در این پنجره قابل تنظیم هستند.

^۱ Instance^۲ Typical



شکل (۲-۱۱) اضافه کردن SDF به واحدهای طراحی پروژه

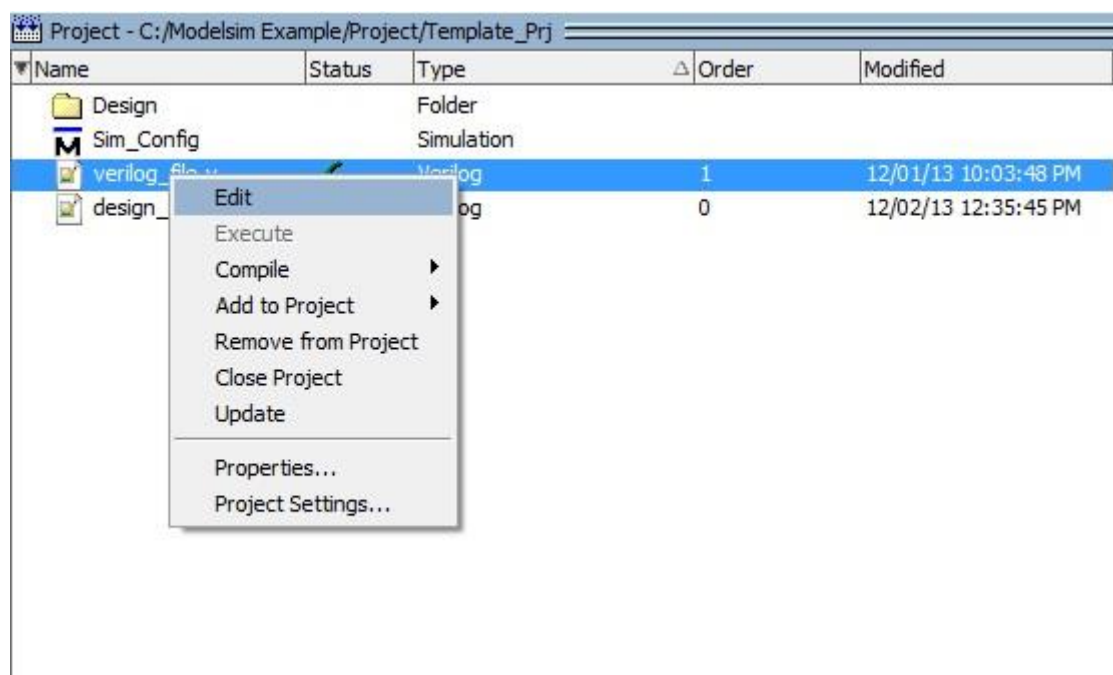
در شاخه‌ی Others می‌توان تنظیمات پیشرفته‌تری از شبیه‌سازی را انجام داد که مورد بحث

ما نمی‌باشد.

۲-۳- ویرایش فایل

برای ویرایش فایل‌ها کفایت در پنجره‌ی project روی فایل مورد نظر دوبار کلیک کنید و

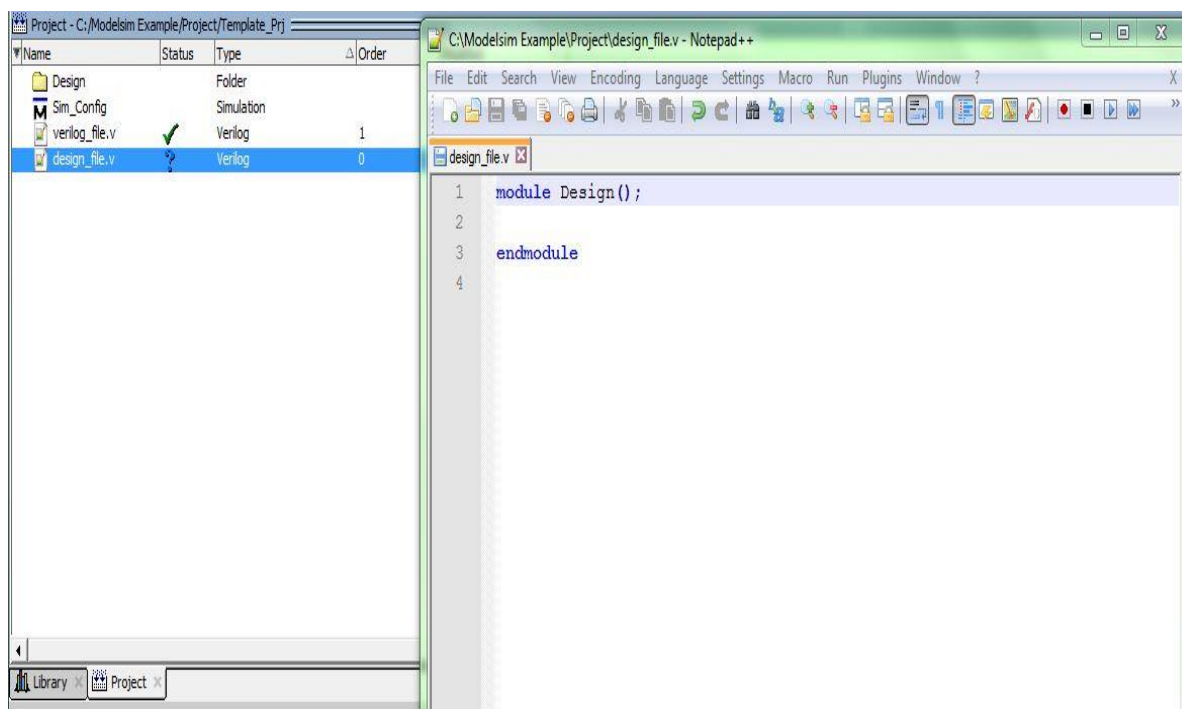
یا راست کلیک نموده و گزینه‌ی edit را انتخاب نمایید.



شکل (۲-۱۲) باز کردن محیط ویرایش کد از پنجره‌ی Project

بدین ترتیب فایل توسط ویرایشگر پیش فرض ویندوز باز خواهد شد. (که در تصویر

ویرایشگر notepad++ می باشد.)



شکل (۲-۱۳) محیط ویرایش کد پیش فرض ویندوز برای ایجاد تغییرات در کدها

برای حذف فایل از پروژه نیز می توانید با راست کلیک بر روی آن گزینه‌ی "Remove from Project" را انتخاب کنید.

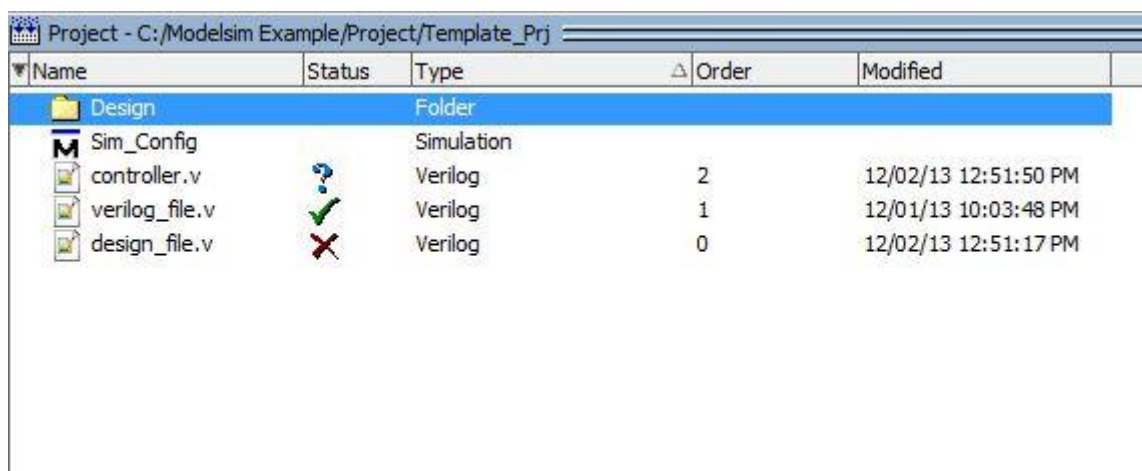
۲-۴- کامپایل کردن

برای کامپایل کردن فایل‌های پروژه از منوی Compile استفاده نمایید.^۱ در این منو برای

کامپایل کل فایل‌ها گزینه Compile All و برای کامپایل فایل‌های انتخاب شده گزینه‌ی Compile Selected را انتخاب نمایید.

در پنجره‌ی Project در قسمت Status نتایج کامپایل بدین ترتیب قابل مشاهده می‌باشد:

- فایل‌هایی که پس از آخرین تغییرات کامپایل نشده‌اند با علامت سوال مشخص می‌شوند.
- فایل‌هایی که کامپایل موفقیت‌آمیز داشته‌اند با تیک سبزرنگ مشخص می‌شوند.
- فایل‌هایی که کامپایل ناموفق داشته‌اند با ضربدر قرمز رنگ مشخص می‌شوند.
- فایل‌هایی که قابل کامپایل شدن نیستند هیچ نشانه‌ای ندارند.



Name	Status	Type	Order	Modified
Design		Folder		
Sim_Config		Simulation		
controller.v	?	Verilog	2	12/02/13 12:51:50 PM
verilog_file.v	✓	Verilog	1	12/01/13 10:03:48 PM
design_file.v	✗	Verilog	0	12/02/13 12:51:17 PM

شکل (۲-۱۴) مشاهده‌ی نتایج کامپایل در پنجره‌ی Project

^۱ برای اطلاعات بیشتر به راهنمای منوی اختصاصی رجوع کنید

نتایج کامپایل را همچنین در پنجره‌ی رونوشت می‌توان مشاهده نمود.

```

Transcript
# Reading C:/altera/13.0sp1/modelsim_ase/tcl/vsim/pref.tcl
# Loading project Template_Prj
# Compile of design_file.v was successful.
# Compile of verilog_file.v was successful.
# Compile of controller.v was successful.
# 3 compiles, 0 failed with no errors.
# Compile of design_file.v failed with 1 errors.
# Compile of verilog_file.v was successful.
# Compile of controller.v was successful.
# 3 compiles, 1 failed with 1 error.

ModelSim>

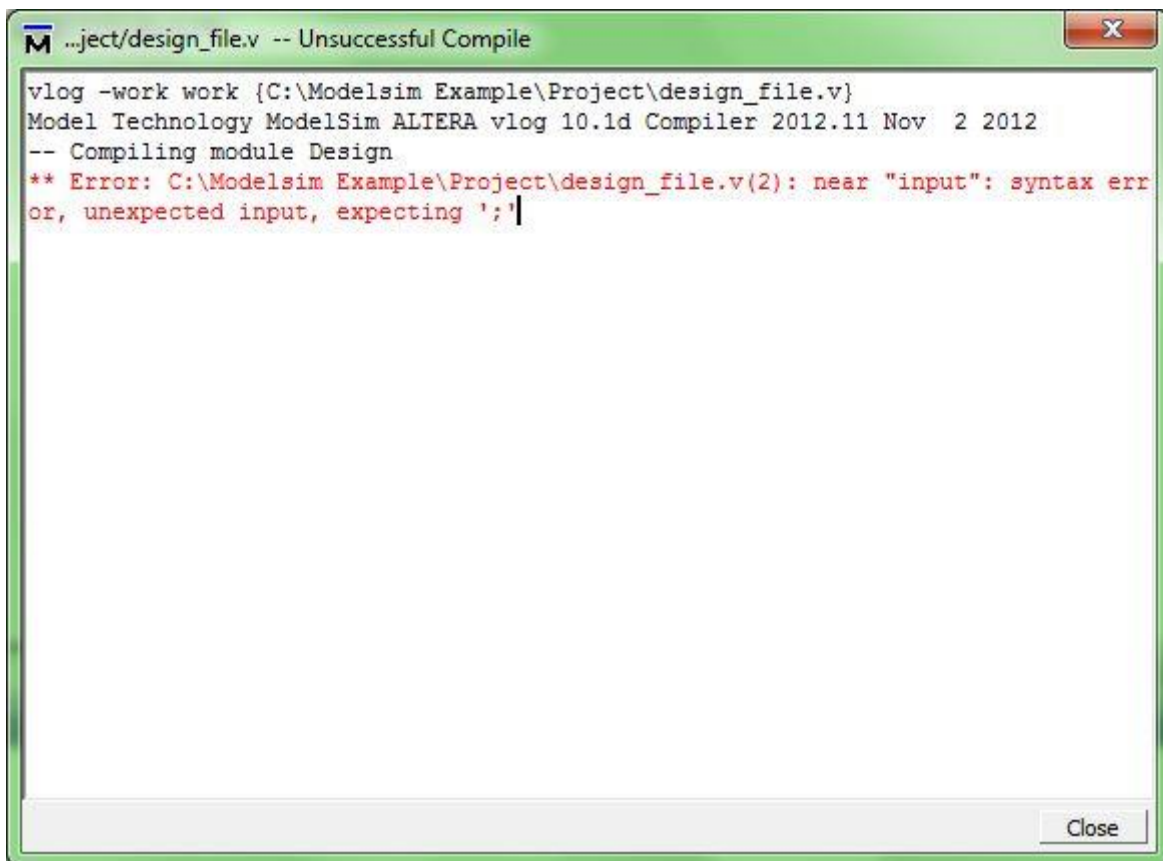
```

شکل (۲-۱۵) مشاهده‌ی نتایج کامپایل در پنجره‌ی رونوشت

برای مشاهده‌ی خطاهای کامپایل در این پنجره می‌بایست روی گزارش کامپایل قرمز رنگ

مربوط به فایل مورد نظر دوبار کلیک نمایید.

سپس در پنجره‌ی باز شده توضیحات خطا را مشاهده می‌کنید.



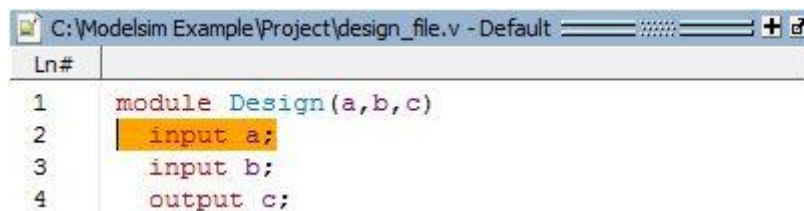
```

M ..ject/design_file.v -- Unsuccessful Compile
vlog -work work {C:\Modelsim Example\Project\design_file.v}
Model Technology ModelSim ALTERA vlog 10.1d Compiler 2012.11 Nov  2 2012
-- Compiling module Design
** Error: C:\Modelsim Example\Project\design_file.v(2): near "input": syntax error, unexpected input, expecting ';' |
  
```

شکل (۲-۱۶) مشاهده‌ی خطاهای کامپایل در پنجره‌ی جدید

برای مشاهده‌ی خطی از کد که خطا در آن رخ داده کافست بر روی توضیحات خطا دوبار

کلیک کنید.



```

C:\Modelsim Example\Project\design_file.v - Default
Ln#
1  module Design(a,b,c)
2  input a;
3  input b;
4  output c;
  
```

شکل (۲-۱۷) مشاهده‌ی خط مربوط به خطا در ویرایشگر کد Modelsim

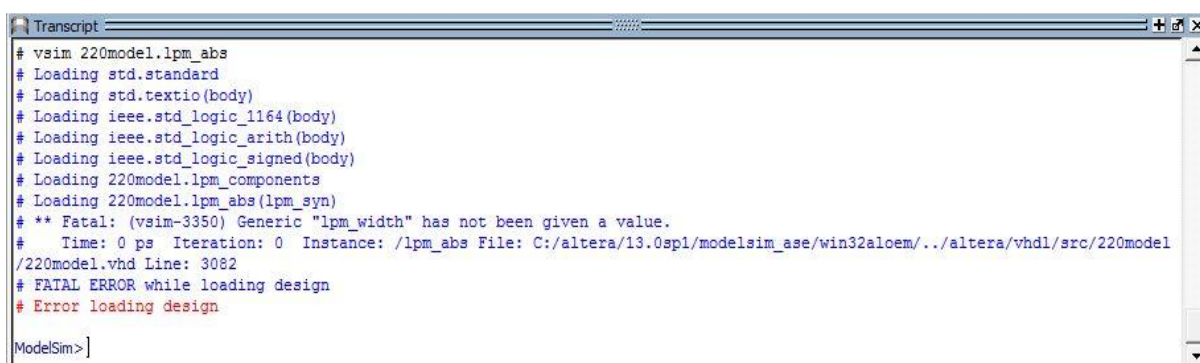
۲-۵- شروع شبیه سازی

برای شروع شبیه سازی از منوی `Simulate > Start Simulation...` استفاده نمایید و پس از

تنظیم مشخصات مورد نظر گزینه `OK` را بفشارید. چنانچه قبلا فایل مشخصات شبیه سازی را

ساخته اید، کافست روی آن دوبار کلیک کنید. در این مرحله نیز امکان بروز خطا وجود دارد.

توضیحات این گونه خطاها نیز در پنجره رونوشت قابل مشاهده است.



```

Transcript
# vsim 220model.lpm_abs
# Loading std.standard
# Loading std.textio(body)
# Loading ieee.std_logic_1164(body)
# Loading ieee.std_logic_arith(body)
# Loading ieee.std_logic_signed(body)
# Loading 220model.lpm_components
# Loading 220model.lpm_abs(lpm_syn)
# ** Fatal: (vsim-3350) Generic "lpm_width" has not been given a value.
# Time: 0 ps Iteration: 0 Instance: /lpm_abs File: C:/altera/13.0sp1/modelsim_ase/win32aloem/./altera/vhdl/src/220model
/220model.vhd Line: 3082
# FATAL ERROR while loading design
# Error loading design
ModelSim>
    
```

شکل (۲-۱۸) مشاهده‌ی خطاهای آغاز شبیه سازی در پنجره رونوشت

در شبیه سازی‌ها علاوه بر خطا امکان بروز اخطار^۱ هم وجود دارد. اخطارها برخلاف خطاها

از ادامه‌ی شبیه سازی جلوگیری نمی کنند.



```

Transcript
# vsim -voptargs=+acc work.TestBench
# Loading work.TestBench
# Loading work.Design
# ** Warning: (vsim-3015) C:/Modelsim Example/Project/verilog_file.v(4): [PCDPC] - Port size (1 or 1) does not match conn
ection size (3) for port 'c'. The port definition is at: C:/Modelsim Example/Project/design_file.v(1).
#
# Region: /TestBench/uut
VSIM 6>
    
```

شکل (۲-۱۹) مشاهده‌ی اخطارهای آغاز شبیه سازی در پنجره رونوشت

^۱ Warning

واژه‌نامه

A	
Add	اضافه کردن
B	
Block	بلوک
Breakpoint	نقطه‌ی انفصال
C	
Code	توصیف
Compile	کامپایل
Compiler	کامپایلر
Configuration	مشخصات
Create Project	ساخت پروژه
Cursor	نشانه‌گر
D	
Drag and Drop	کشیدن و رها کردن
Debugging	عیب‌یابی
Decimal	دهدهی
Declaration	تعریف
Depth	عمق
Description Language	زبان توصیف
Default	پیش فرض

Design	طراحی
Directory	مسیر
Download	بارگیری
E	
Editor	ویرایشگر
Error	خطا
Event	رویداد
Existing File	فایل از پیش تعریف شده
Extended VCD	VCD توسعه یافته
F	
Falling Edge	لبه‌ی پایین رونده
Flip-Flop	فلیپ فلاپ
G	
Gate	گیت
H	
Hardware Modeling	مدل های سخت افزاری
Hierarchy of Object Oriented Designs	سلسله مراتب طراحی های شی گرایانه
I	
I Agree	اعلام موافقت

Individual files	فایل های تکی
Install	نصب
Installation Directory	مسیر نصب
Instance	نمونه
Integer	عدد صحیح
J	
Jumpstart	پرش به شروع
K	
L	
Library Mapping	نگاشت کتابخانه
License	مجوز
Link	پیوند
Linking	اتصال
Load	بارگزاری
Local	محلی
M	
Macro	ماکرو
Method	متد
Module	واحد

N	
New Project	پروژه جدید
Next	بعدی
O	
Open	باز کردن
Optimization	بهینه سازی
P	
Pathname Pane	قسمت نام مسیر
Pattern	الگو
Pause	توقف
Process	پردازش
Q	
R	
Radix	مبنا
Random	تصادفی
Read Only	فقط خواندنی
Recompile	دوباره کامپایل کردن
Register	ریجستر
Reset	بازنشاندن

Resource Libraries	کتابخانه های منبع
Resume	شروع دوباره
Rising Edge	لبه ی بالا رونده
Run	اجرا
S	
Save	ذخیره
Simulation	شبیه سازی
Simulator	شبیه ساز
skip	پرش
Source files	فایل منبع
Standard Delay Format	فرمت استاندارد تاخیر
Step	گام
Structure	ساختمان
Summary	خلاصه
T	
Text Box	جعبه ی نوشته
Thread	رشته
Transcript	رونوشت
Transition	گذار
Typical	معمول

U	
Unit	واحد
V	
Values Pane	قسمت مقادیر
Version	نسخه
W	
Warning	اخطار
Waveform	شکل موج
Width	پهنا
Wire	سیم
Wizard	روند
X	
Y	
Z	
Others	
Summary	یابنده‌ی ۱۰۱