



راهنمای استفاده از نرم افزار Modelsim

بر اساس نسخه

Modelsim-Altera Starter Edition 10.1 d

کتابخانه‌ها





راهنمای پیش‌رو برای آموزش کار با نرم‌افزار Modelsim متعلق به شرکت Altera تهیه شده است. کلیه حقوق این اثر متعلق به گروه ICEEP دانشگاه تهران است. هر گونه تکثیر از این اثر منوط به اجازه‌ی کتبی پدیدآورندگان این راهنما در گروه ICEEP می‌باشد.

WWW.ICEEP.IR

رند بازبینی

نسخه	تاریخ	نسخه ی Modelsim
۱,۰	۹۲/۹/۳۰	Altera Starter Edition 10.1 d

www.ICEEP.ir

فهرست

فصل ۱: پیشگفتار.....	۶
فصل ۲: کتابخانه‌ها.....	۸
۲-۱- کتابخانه‌ی کاری.....	۹
۲-۲- ایجاد کتابخانه‌های منبع.....	۱۱
۲-۳- اتصال کتابخانه‌ی منبع به طراحی.....	۱۶
واژه‌نامه.....	۲۲

فهرست شکل ها

- شکل (۱-۲) مشاهده‌ی کتابخانه‌های مختلف در پنجره‌ی Library ۱۰
- شکل (۲-۲) انجام عملیات مختلف بر روی واحدها در پنجره‌ی Library ۱۱
- شکل (۳-۲) فایل‌های Verilog کتابخانه‌ی منبع ۱۲
- شکل (۴-۲) تعیین مسیر فعال پروژه ۱۲
- شکل (۵-۲) مسیر بازکردن پنجره‌ی Create a New Library ۱۳
- شکل (۶-۲) پنجره‌ی Create a New Library ۱۴
- شکل (۷-۲) اضافه شدن کتابخانه‌ی ساخته شده به پنجره‌ی Library ۱۴
- شکل (۸-۲) کامپایل فایل‌های موردنظر در کتابخانه‌ی منبع به کمک پنجره‌ی Compile Source Files ۱۵
- شکل (۹-۲) اضافه شدن فایل‌های موردنظر به کتابخانه‌ی منبع در پنجره‌ی Library ۱۶
- شکل (۱۰-۲) کد گیت xor ساخته شده به کمک گیت‌های کتابخانه‌ی منبع ۱۷
- شکل (۱۱-۲) فایل آزمون گیت xor ساخته شده به کمک گیت‌های کتابخانه‌ی منبع ۱۸
- شکل (۱۲-۲) انتخاب Copy Library Mapping در ساخت پروژه ۱۸
- شکل (۱۳-۲) کامپایل موفقیت‌آمیز در شرایط تعریف نشدن تعریف واحدهای استفاده شده ۱۹
- شکل (۱۴-۲) خطای آغاز شبیه‌سازی ناشی از مشخص نکردن تعریف واحدهای استفاده شده ۱۹
- شکل (۱۵-۲) انتخاب واحد فایل آزمون برای اتصال کتابخانه‌ی منبع و شبیه‌سازی ۲۰
- شکل (۱۶-۲) انتخاب مسیر کتابخانه در شاخه‌ی Library از پنجره‌ی Start Simulation ۲۱



فصل اول

پیشگفتار

در راهنماهای نصب و راه اندازی و راه اندازی اولیه، به بررسی نحوه‌ی استفاده از نرم افزار Modelsim-Altera Starter Edition پرداختیم. در این راهنما به توضیح کتابخانه‌های این نرم افزار می پردازیم.

بدیهی است گفتار پیش رو برای آن دسته از افرادی که دو راهنمای مذکور از این سری را مطالعه کرده اند و یا افرادی که با این نرم افزار آشنایی ابتدایی داشته و خواهان کسب اصلاحات بیشتر در این زمینه هستند، مفید خواهد بود.

فصل دوم

کتابخانه‌ها

کتابخانه‌های طراحی بایگانی‌هایی هستند که برای ذخیره‌ی واحدهای طراحی استفاده می‌شوند. کتابخانه‌ها به دو صورت مورد استفاده قرار می‌گیرند:

- به عنوان یک کتابخانه‌ی کاری محلی^۱ که نسخه‌های کامپایل شده‌ی طراحی شما را در خود نگه می‌دارد
- به عنوان کتابخانه‌های منبع^۲

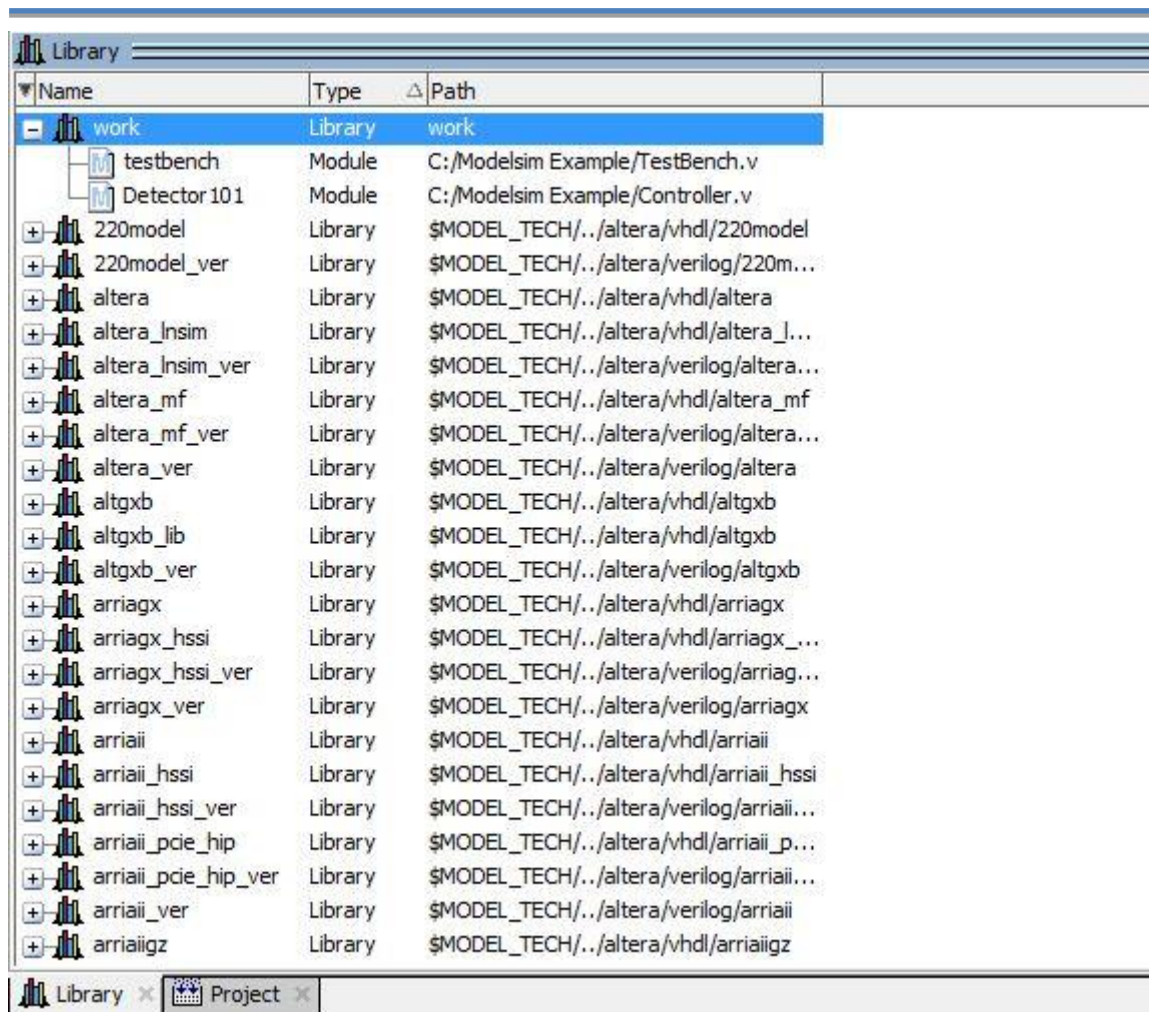
کتابخانه‌ی کاری در هر مرحله‌ی کامپایل به روز می‌شوند اما کتابخانه‌های منبع معمولاً ایستا هستند و به عنوان بخش ثابتی از طراحی نقش بازی می‌کنند. شما می‌توانید کتابخانه‌ی منبع خودتان را بسازید یا از کتابخانه‌ای که سایرین (مثلاً شرکت سازنده یا تیم طراحی دیگری) ساخته‌اند استفاده کنید. تنها یک کتابخانه می‌تواند کتابخانه‌ی کاری باشد به طور پیش‌فرض نام این کتابخانه در طراحی‌ها "work" است، درحالی که کتابخانه‌های زیادی می‌توانند به عنوان منبع در کامپایل شرکت کنند.

۲-۱- کتابخانه‌ی کاری

همانطور که در فصل چهارم بیان شد در مراحل ایجاد پروژه‌ی جدید کتابخانه‌ای (به طور پیش فرض با نام "work") نیز ساخته می‌شود که فایل‌های کامپایل شده در آن ذخیره می‌شوند.

^۱ Local

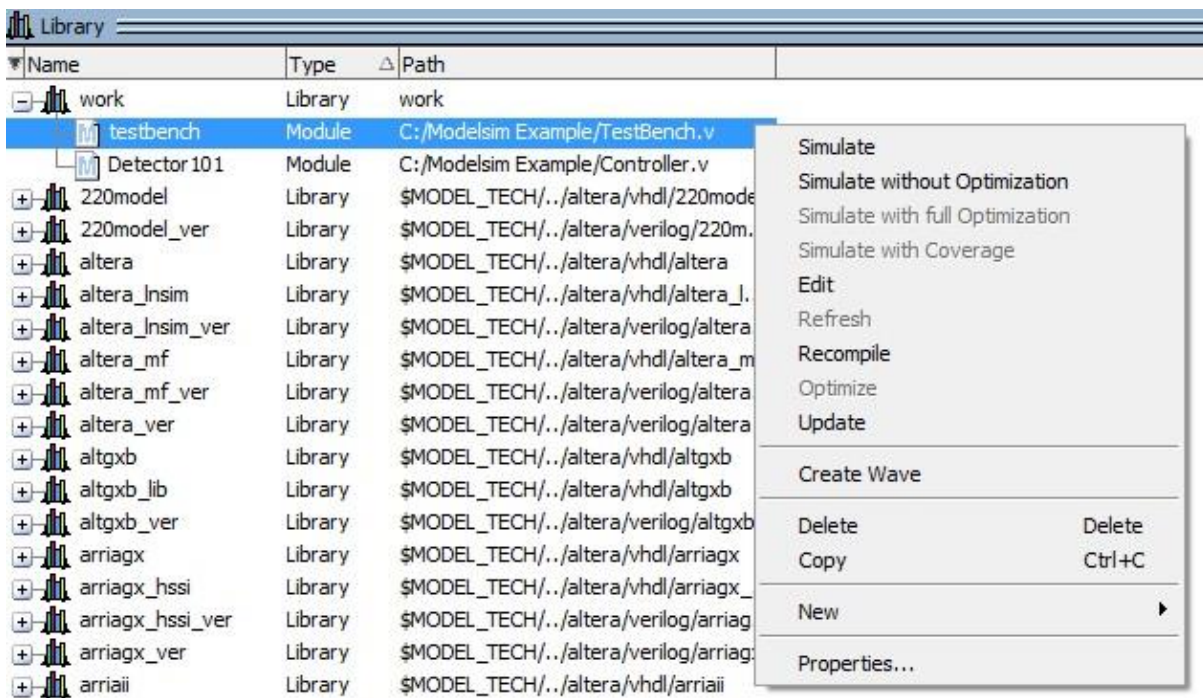
^۲ Resource Libraries



شکل (۱-۲) مشاهده‌ی کتابخانه‌های مختلف در پنجره‌ی Library

در پنجره‌ی Library لیست کتابخانه‌های موجود از جمله کتابخانه‌ی کاری پروژه ساخته شده، قابل مشاهده است. با بازکردن هر کدام از این کتابخانه‌ها محتویات کتابخانه قابل مشاهده است. در کتابخانه‌ی کاری لیست واحدهای پروژه را خواهیم دید. با دوبار کلیک کردن روی آنها می‌توانید شبیه‌سازی آنها را آغاز نمایید. با راست کلیک روی آنها نیز می‌توانید عملیاتی از قبیل شبیه‌سازی، ویرایش، دوباره کامپایل کردن^۱ و ... را انجام دهید.

^۱ Recompile



شکل (۲-۲) انجام عملیات مختلف بر روی واحدها در پنجره‌ی Library

۲-۲- ایجاد کتابخانه‌های منبع

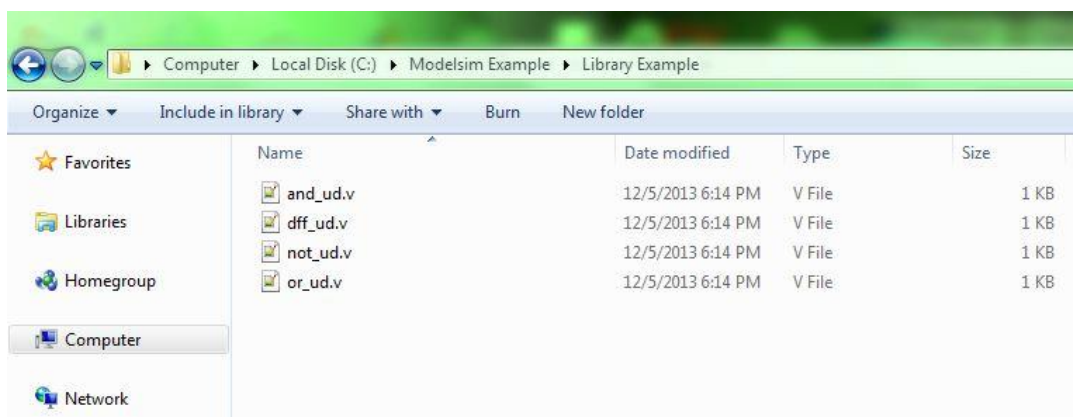
شما می‌توانید طراحی‌های خود را به عنوان کتابخانه‌ی منبع ذخیره نمایید و بدین ترتیب از آنها در پروژه‌های آینده‌ی خود استفاده نمایید، یا آنها را در اختیار دیگران قرار دهید. قبل از اینکه کتابخانه‌ی منبع خود را بسازیم مطمئن می‌شویم فایل modelsim.ini در مسیر نصب نرم افزار در حالت فقط خواندنی^۱ قرار دارد. این کار از نگاشت همیشگی کتابخانه‌های منبع در این فایل اصلی جلوگیری می‌کند.

پس از اینکه فایل‌های مورد نظر را برای قرارداد در کتابخانه آماده کردیم آنها را در مسیر دلخواه ذخیره می‌کنیم. (در زیر به طور مثال یک فلیپ فلاپ^۲ و چند گیت^۱ را آماده کرده‌ایم و در

^۱ Read Only

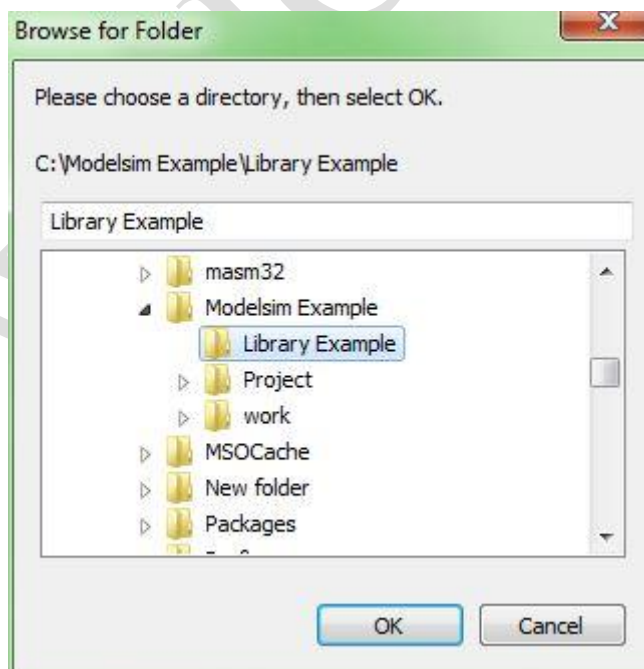
^۲ Flip-Flop

مسیر مشخص شده در شکل زیر ذخیره کرده‌ایم.



شکل (۲-۳) فایل‌های Verilog کتابخانه‌ی منبع

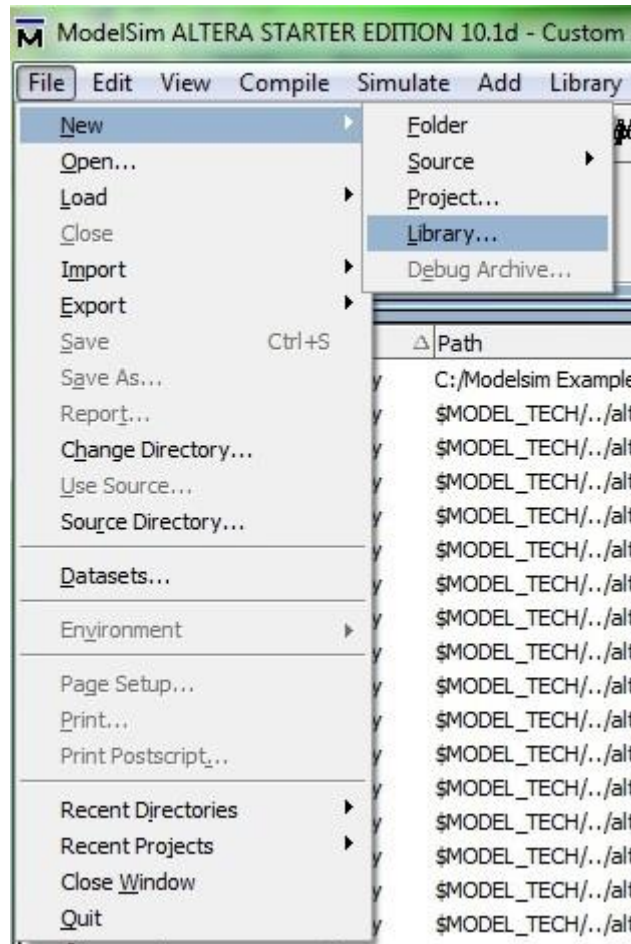
حال در نرم افزار ModelSim از قسمت `File > Change Directory` مسیری که فایل‌های کتابخانه را در آن ذخیره کرده‌ایم مشخص می‌کنیم و `OK` را می‌فشاریم. (توجه داشته باشید که بعداً برای دسترسی مستقیم به این کتابخانه باید مسیر فعال پروژه همین مسیر باشد)



شکل (۲-۴) تعیین مسیر فعال پروژه

اکنون آماده‌ایم در مسیر مشخص‌شده، کتابخانه مورد نظر را بسازیم کفایت پنجره‌ی

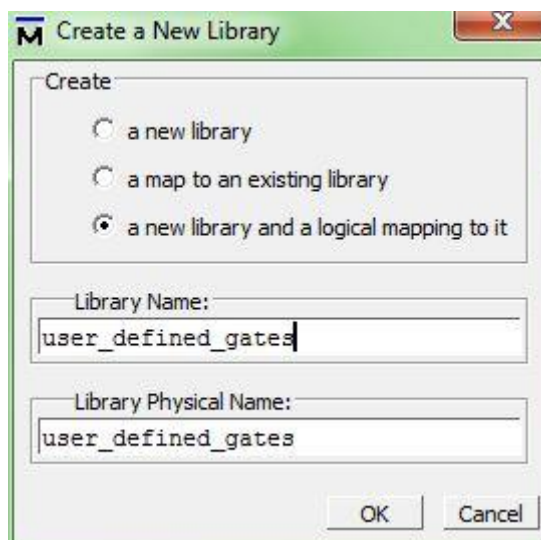
"Create a New Library" را از File >New >Library باز کنیم.



شکل (۲-۵) مسیر بازکردن پنجره‌ی Create a New Library

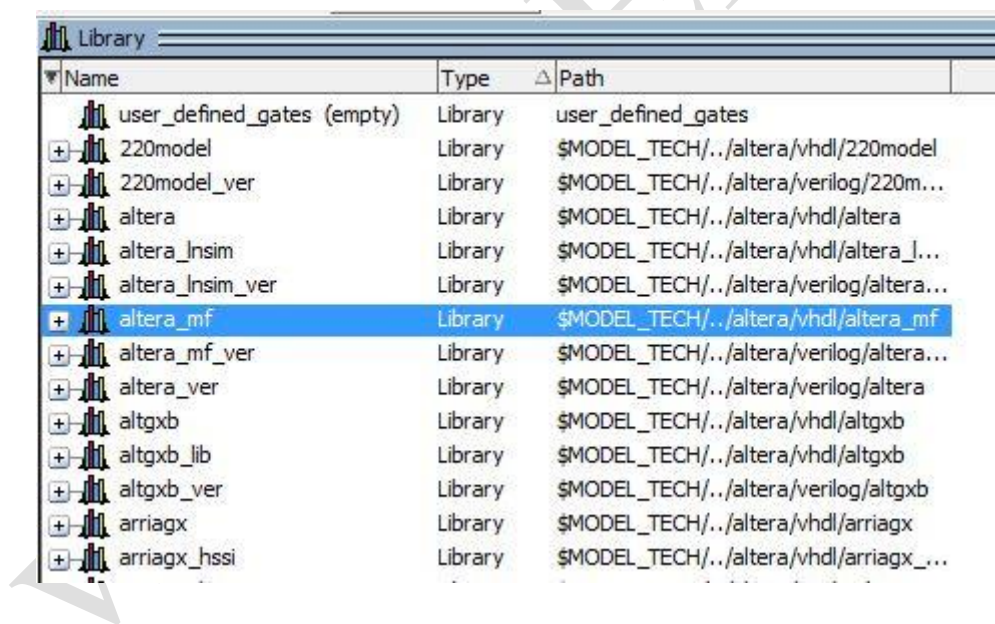
در پنجره‌ی باز شده گزینه‌ی "Create a new library and logical mapping to it" را

انتخاب می‌کنیم و برای کتابخانه‌ی خود نامی انتخاب می‌نماییم و OK را می‌فشاریم.



شکل (۶-۲) پنجره‌ی Create a New Library

مشاهده می‌کنیم که کتابخانه‌ی ساخته شده در پنجره‌ی Library اضافه می‌شود.



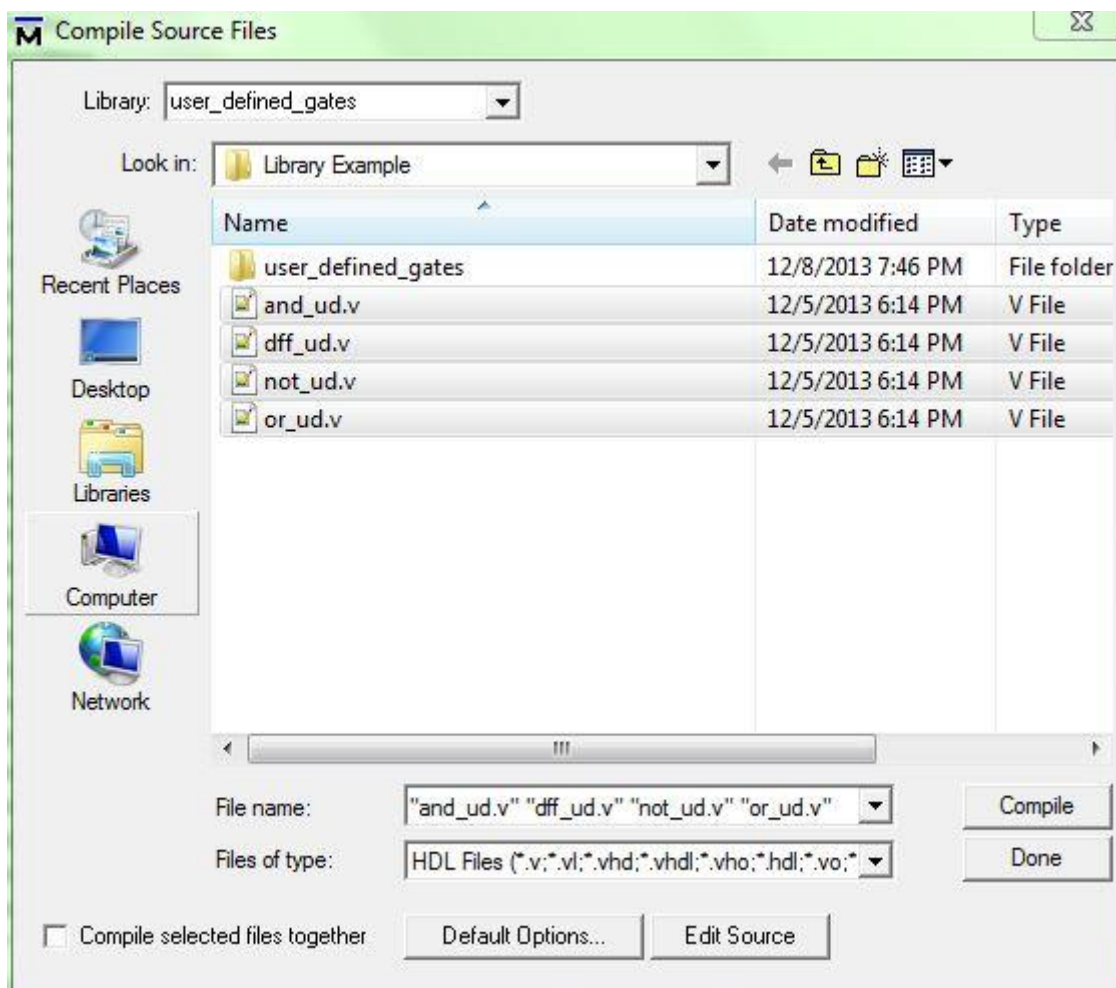
شکل (۷-۲) اضافه شدن کتابخانه‌ی ساخته شده به پنجره‌ی Library

حال فایل‌هایی که در مسیر پروژه قرار دارد را در کتابخانه کامپایل می‌کنیم. برای این کار از

منوی Compile... گزینه‌ی Compile... را انتخاب می‌کنیم. در پنجره‌ی باز شده در قسمت library

کتابخانه‌ای که ساخته‌ایم (در اینجا "user_defined_gates") را پیدا کرده و انتخاب می‌کنیم سپس

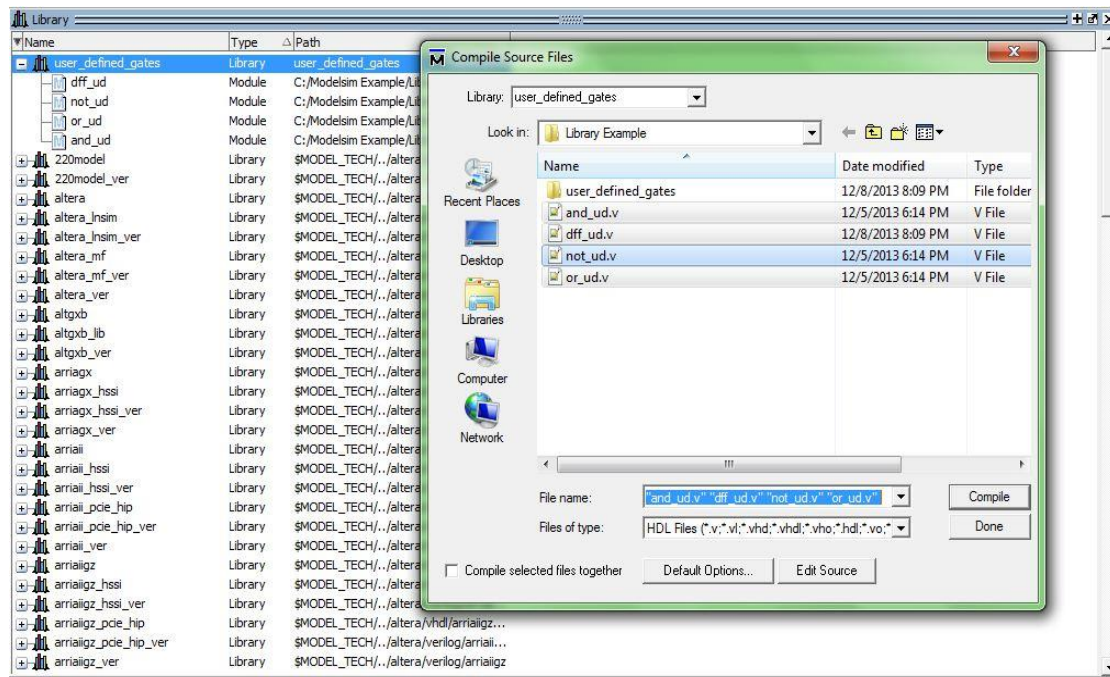
فایل‌های مورد نظر را انتخاب می‌کنیم و Compile را می‌فشاریم.



شکل (۲-۸) کامپایل فایل‌های موردنظر در کتابخانه‌ی منبع به کمک پنجره‌ی Compile Source Files

پس از کامپایل کردن، در صورتی که خطایی در فایل‌ها وجود نداشته باشد، مشاهده می‌کنیم

این فایل‌ها به کتابخانه‌ی ساخته شده اضافه شده‌اند.



شکل (۲-۹) اضافه شدن فایل‌های موردنظر به کتابخانه‌ی منبع در پنجره‌ی Library

گزینه‌ی Done را می‌فشاریم. بدین ترتیب کتابخانه‌ی منبع ما با فایل‌های مدنظر ساخته شده و آماده‌ی استفاده در طراحی‌های دیگر می‌باشد.

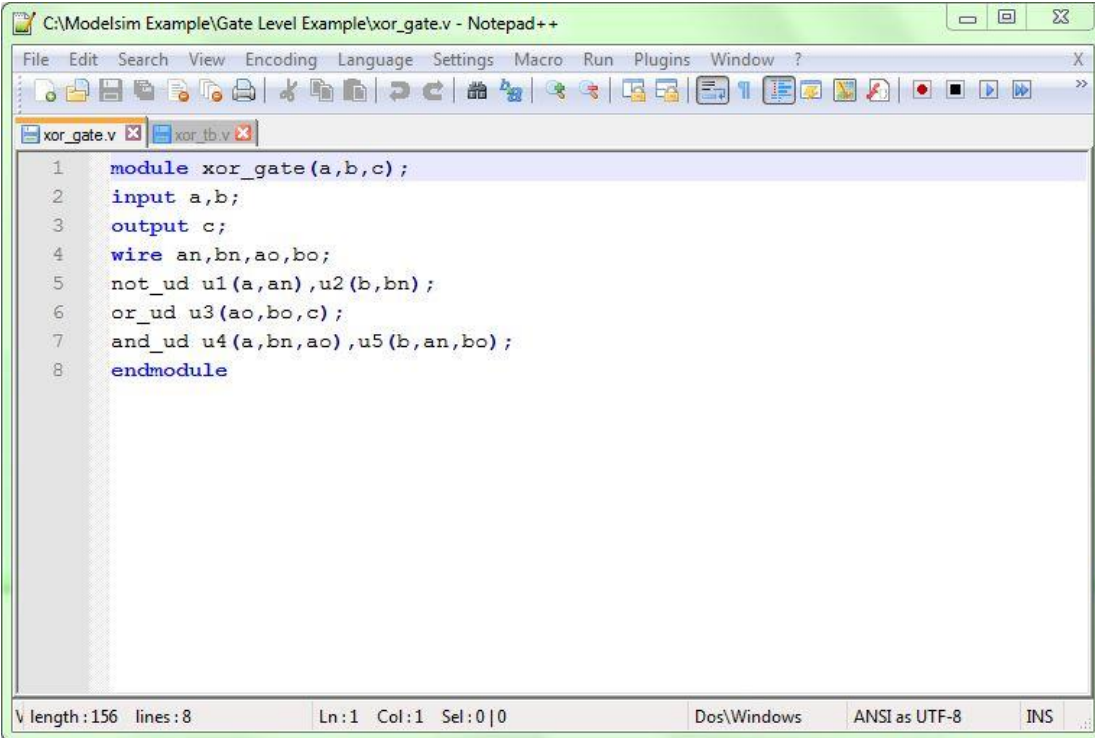
۲-۳- اتصال^۱ کتابخانه‌ی منبع به طراحی

برای اینکه بتوانیم از اجزای یک کتابخانه در طراحی خود استفاده کنیم لازم است آن کتابخانه را به پروژه‌ی خود متصل نماییم. (هرچند این کار برای کتابخانه‌های پیش‌فرض Modelsim اجباری نیست)

در مسیری دلخواه پروژه‌ی جدیدی ساخته و فایل‌های زیر را به آن اضافه می‌نماییم. همانطور که مشاهده می‌شود در این فایل‌ها از گیت‌هایی استفاده شده که در فایل‌های کتابخانه‌ی منبع تعریف

^۱ Linking

کرده بودیم.



```
1 module xor_gate(a,b,c);
2 input a,b;
3 output c;
4 wire an,bn,ao,bo;
5 not_ud u1(a,an),u2(b,bn);
6 or_ud u3(ao,bo,c);
7 and_ud u4(a,bn,ao),u5(b,an,bo);
8 endmodule
```

The screenshot shows a Notepad++ window with the following text: C:\Modelsim Example\Gate Level Example\xor_gate.v - Notepad++. The menu bar includes File, Edit, Search, View, Encoding, Language, Settings, Macro, Run, Plugins, Window, and ?. The toolbar contains various icons for file operations and editing. The main text area contains the Verilog code for an XOR gate, with line numbers 1 through 8 on the left. The status bar at the bottom shows 'length:156 lines:8', 'Ln:1 Col:1 Sel:0|0', 'Dos\Windows', 'ANSI as UTF-8', and 'INS'.

شکل (۲-۱۰) کد گیت XOR ساخته شده به کمک گیت‌های کتابخانه‌ی منبع

```

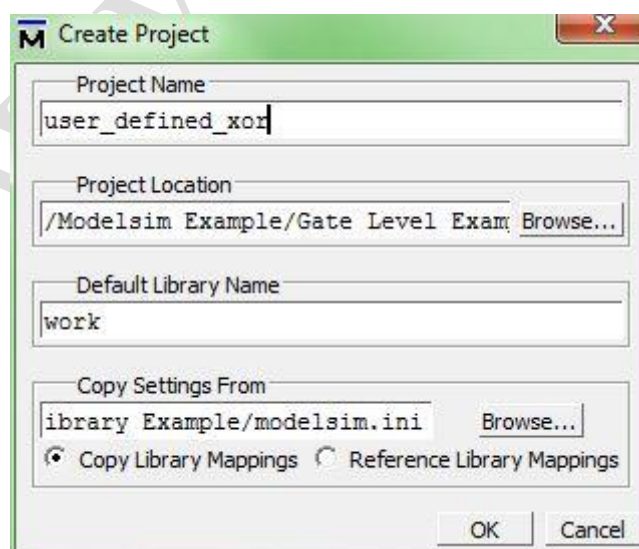
1 module xor_tb();
2 reg a,b;
3 wire c;
4 xor_gate uut(a,b,c);
5 initial
6 begin
7 a=0;b=0;
8 #10
9 a=1;
10 #10
11 b=1;
12 #10
13 a=0;
14 #10;
15 end
16 endmodule

```

شکل (۲-۱۱) فایل آزمون گیت xor ساخته شده به کمک گیت‌های کتابخانه‌ی منبع

در مراحل ساخت پروژه دقت کنید که گزینه‌ی "Copy Library Mapping" را همانند شکل

زیر انتخاب نمایید.



شکل (۲-۱۲) انتخاب Copy Library Mapping در ساخت پروژه

پس از ساخت پروژه فایل‌های آن را کامپایل می‌کنیم. مشاهده می‌شود که با وجود اینکه هنوز تعریف^۱ واحدهای استفاده شده در فایل‌های پروژه مشخص نشده است خطایی در کامپایل رخ نمی‌دهد.

```
# Loading project user_defined_xor
# Compile of xor_gate.v was successful.
# Compile of xor_tb.v was successful.
# 2 compiles, 0 failed with no errors.
```

ModelSim>]

شکل (۲-۱۳) کامپایل موفقیت‌آمیز در شرایط تعریف نشدن تعریف واحدهای استفاده شده

حال با فایل آزمون نوشته شده برای پروژه شبیه‌سازی را شروع می‌کنیم. اما در این مرحله شبیه‌ساز^۲ نیازمند تعریف واحدهای استفاده شده است لذا خطاهایی مبنی بر پیدانکردن واحدهای طراحی رخ می‌دهد.

```
Transcript
# ** Error: (vsim-3033) C:/Modelsim Example/Gate Level Example/xor_gate.v(7): Instantiation of 'and_ud' failed. The design unit was not found.
#
#   Region: /xor_tb/uut
#   Searched libraries:
#   C:/Modelsim Example/Gate Level Example/work
# ** Error: (vsim-3033) C:/Modelsim Example/Gate Level Example/xor_gate.v(7): Instantiation of 'and_ud' failed. The design unit was not found.
#
#   Region: /xor_tb/uut
#   Searched libraries:
#   C:/Modelsim Example/Gate Level Example/work
# Error loading design
ModelSim>
```

شکل (۲-۱۴) خطای آغاز شبیه‌سازی ناشی از مشخص نکردن تعریف واحدهای استفاده شده

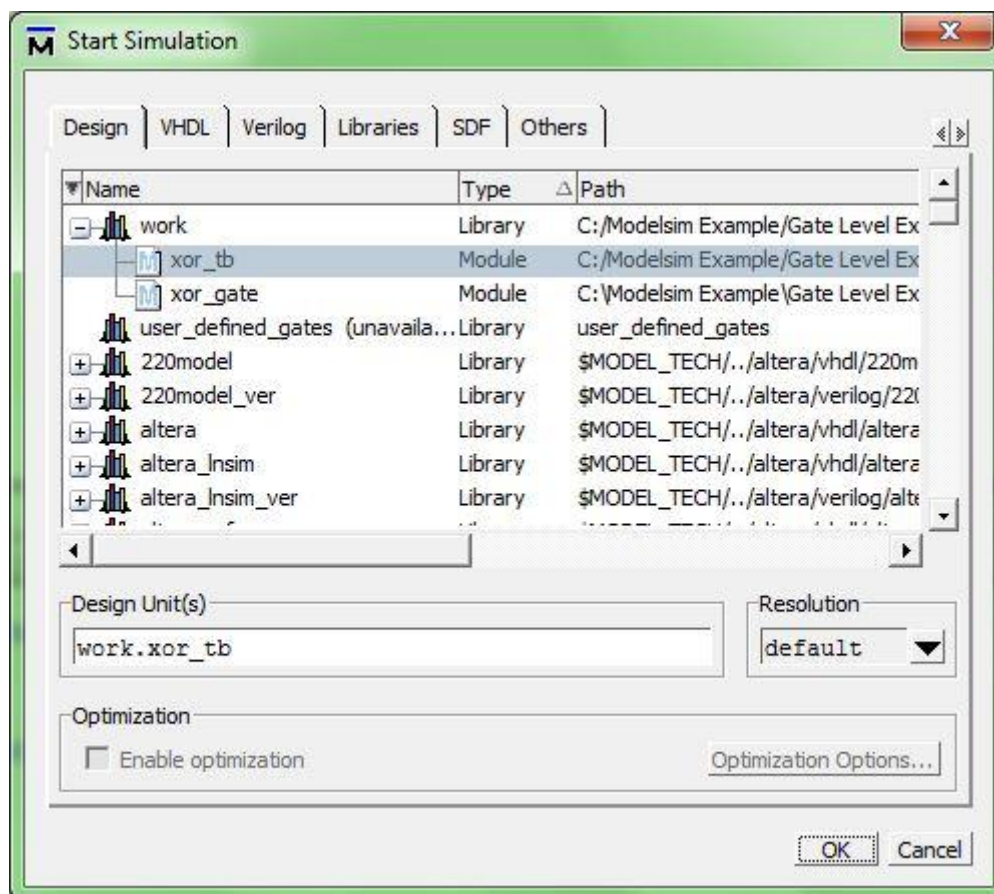
برای رفع این خطا، در این مرحله باید کتابخانه‌ی منبع را به پروژه متصل نماییم. برای این کار از منوی **Simulate > Start Simulation...** پنجره‌ی **Start Simulation** را باز می‌کنیم.

در شاخه‌ی **Design** از کتابخانه‌ی **Work** واحد فایل آزمون پروژه (واحدی که قرار است

^۱ Declaration

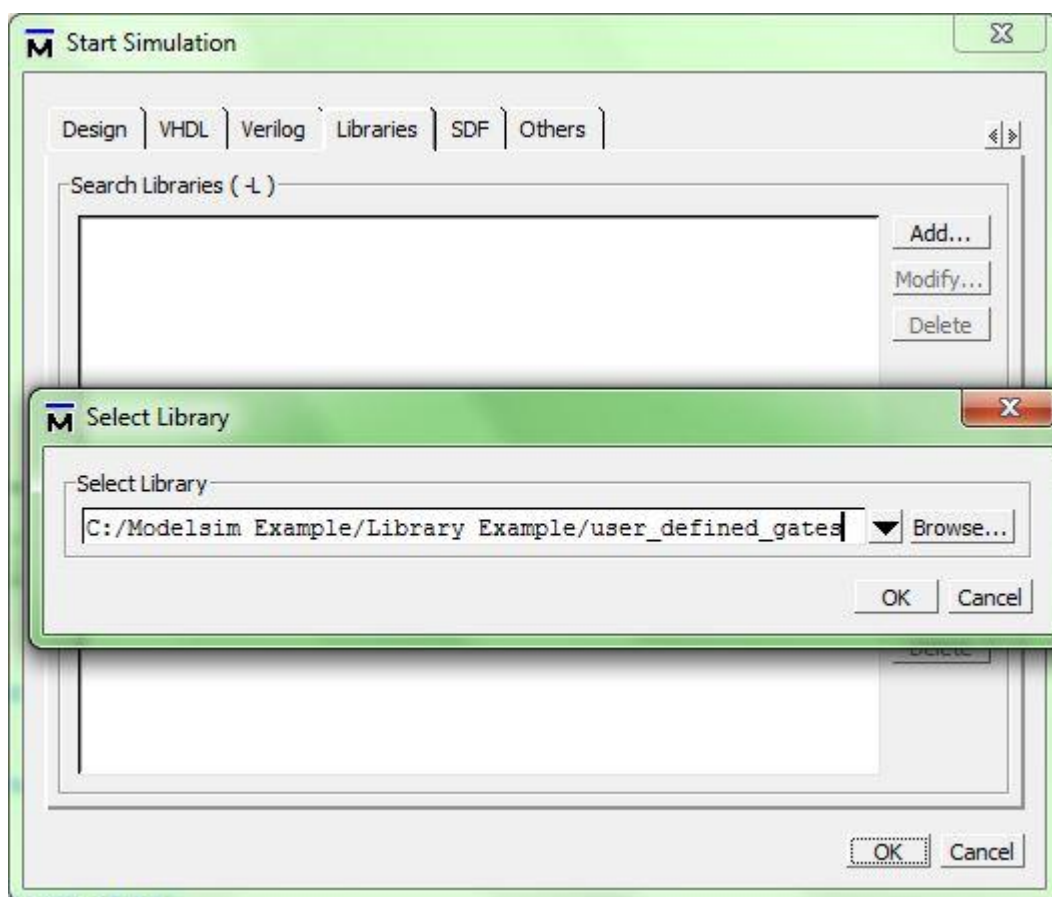
^۲ Simulator

شبیه‌سازی شود) را انتخاب می‌کنیم.



شکل (۲-۱۵) انتخاب واحد فایل آزمون برای اتصال کتابخانه‌ی منبع و شبیه‌سازی

در شاخه‌ی Library مطابق شکل زیر مسیر کتابخانه‌ی منبع را (با انتخاب گزینه‌ی Add... و سپس Browse...) به قسمت Search Libraries اضافه می‌کنیم. (دقت شود چون کتابخانه در مسیر پروژه قرار ندارد در صورت انتخاب نام کتابخانه به جای مسیری که کتابخانه در آن ذخیره شده کامپایلر^۱ نمی‌تواند کتابخانه را پیدا کند بنابراین حتما باید مسیر کتابخانه در این مرحله انتخاب شود)



شکل (۲-۱۶) انتخاب مسیر کتابخانه در شاخه‌ی Library از پنجره‌ی Start Simulation

اکنون در شاخه‌ی Design شبیه‌سازی فایل انتخاب شده را با انتخاب گزینه‌ی OK بدون بروز خطا شروع می‌کنیم.

تنظیماتی که در بالا برای شروع شبیه‌سازی انجام شد را می‌توان در یک فایل مشخصات شبیه‌سازی ذخیره نمود و از این پس برای اجرای شبیه‌سازی با مشخصات مطلوب این فایل را اجرا کرد. (برای توضیحات بیشتر رجوع شود به راهنمای مدیریت پروژه - Create Simulation

(configuration

• دستور Tcl

برای شبیه‌سازی کردن یک واحد طراحی از کتابخانه‌ی پیش‌فرض پروژه (Work) به طوری که کتابخانه‌ی منبع دیگری به آن متصل شده باشد می‌توان از دستور Tcl زیر نیز استفاده کرد:

```
vsim -L { "اسم واحد طراحی" work } مسیر ذخیره سازی یا اسم کتابخانه
```

مثال:

```
vsim -L {C:/ModelsimExample/LibraryExample/user_defined_gates} -gui  
work.xor_tb
```

واژه‌نامه

A	
Add	اضافه کردن
B	
Block	بلوک
Breakpoint	نقطه‌ی انفصال
C	
Code	توصیف
Compile	کامپایل
Compiler	کامپایلر
Configuration	مشخصات
Create Project	ساخت پروژه
Cursor	نشانه‌گر
D	
Drag and Drop	کشیدن و رها کردن
Debugging	عیب‌یابی
Decimal	دهدهی
Declaration	تعریف
Depth	عمق
Description Language	زبان توصیف
Default	پیش فرض

Design	طراحی
Directory	مسیر
Download	بارگیری
E	
Editor	ویرایشگر
Error	خطا
Event	رویداد
Existing File	فایل از پیش تعریف شده
Extended VCD	VCD توسعه یافته
F	
Falling Edge	لبه‌ی پایین رونده
Flip-Flop	فلیپ فلاپ
G	
Gate	گیت
H	
Hardware Modeling	مدل های سخت افزاری
Hierarchy of Object Oriented Designs	سلسله مراتب طراحی های شی گرایانه
I	
I Agree	اعلام موافقت

Individual files	فایل های تکی
Install	نصب
Installation Directory	مسیر نصب
Instance	نمونه
Integer	عدد صحیح
J	
Jumpstart	پرش به شروع
K	
L	
Library Mapping	نگاشت کتابخانه
License	مجوز
Link	پیوند
Linking	اتصال
Load	بارگزاری
Local	محلی
M	
Macro	ماکرو
Method	متد
Module	واحد

N	
New Project	پروژه جدید
Next	بعدی
O	
Open	باز کردن
Optimization	بهینه سازی
P	
Pathname Pane	قسمت نام مسیر
Pattern	الگو
Pause	توقف
Process	پردازش
Q	
R	
Radix	مبنا
Random	تصادفی
Read Only	فقط خواندنی
Recompile	دوباره کامپایل کردن
Register	ریجستر
Reset	بازنشاندن

Resource Libraries	کتابخانه های منبع
Resume	شروع دوباره
Rising Edge	لبه ی بالا رونده
Run	اجرا
S	
Save	ذخیره
Simulation	شبیه سازی
Simulator	شبیه ساز
skip	پرش
Source files	فایل منبع
Standard Delay Format	فرمت استاندارد تاخیر
Step	گام
Structure	ساختمان
Summary	خلاصه
T	
Text Box	جعبه ی نوشته
Thread	رشته
Transcript	رونوشت
Transition	گذار
Typical	معمول

U	
Unit	واحد
V	
Values Pane	قسمت مقادیر
Version	نسخه
W	
Warning	اخطار
Waveform	شکل موج
Width	پهنا
Wire	سیم
Wizard	روند
X	
Y	
Z	
Others	
Summary	یابنده‌ی ۱۰۱